

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-320450

(43)Date of publication of application : 12.12.1997

(51)Int.Cl.

H01J 1/30

H01J 9/02

(21)Application number : 09-072358

(71)Applicant : MATSUSHITA ELECTRIC IND CO  
LTD

(22)Date of filing : 25.03.1997

(72)Inventor : DEGUCHI MASAHIRO  
HIRAKI AKIO  
ITO TOSHIMICHI  
HATTA AKIMITSU  
SAKAEMORI NOBUHIRO  
KITAHATA MAKOTO

(30)Priority

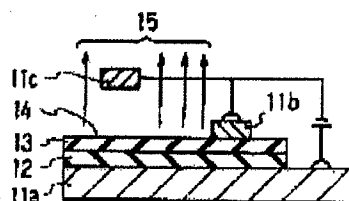
Priority number : 08 72734 Priority date : 27.03.1996 Priority country : JP

## (54) ELECTRON EMITTING ELEMENT AND ITS MANUFACTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To effectively emit electron beams by applying bias in the normal direction to MIS (metal insulator semi-conductor), pn and pin structures in which each diamond layer is employed, and applying electrons to a p-type diamond layer from an electron supplying layer.

SOLUTION: The surface of a diamond layer is formed into a laminated structure which includes electrode layers, an electron supply layer and the diamond layer, or an electron affinity condition over the surface of the diamond layer is arbitrarily controlled by a method such as vacuum ultra-violet irradiation. The application of bias to a space between the electrode layers 11a and 11b thereby enables electric fields to be applied to the held electron supply layer 12 and the diamond layer 13. The electric fields can thereby be given to the electron supply layer 12 by controlling the voltage of the applied bias, and it is possible for electrons to be easily injected from the one electrode layer 11a to the electron supply layer 12, furthermore from the electron supply layer 12 to the diamond layer 13. The control of the surface condition 14 of the diamond layer can make electron affinity negative.



(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-320450

(43) 公開日 平成9年(1997)12月12日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 J	1/30		H 0 1 J	A
	9/02		9/02	B

審査請求 未請求 請求項の数53 O L (全 15 頁)

(21) 出願番号 特願平9-72358

(22) 出願日 平成9年(1997)3月25日

(31) 優先権主張番号 特願平8-72734

(32) 優先日 平8(1996)3月27日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 出口 正洋

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 平木 昭夫

高知県高知市高須1678番地1 サーパス高  
須2番館906

(72) 発明者 伊藤 利道

大阪府箕面市小野原6丁目28番7-202号

(74) 代理人 弁理士 池内 寛幸 (外2名)

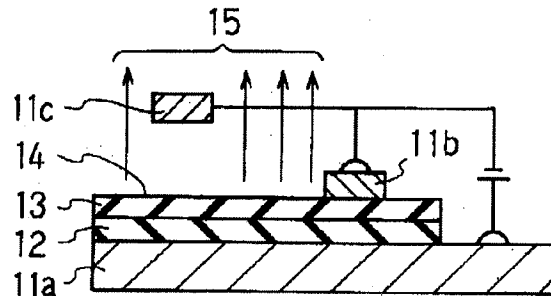
最終頁に続く

(54) 【発明の名称】 電子放出素子及びその製造方法

## (57) 【要約】

【課題】 ダイヤモンド層を用いたMIS、pn、pin構造に順方向バイアスを印加して、電子を電子供給層よりp型のダイヤモンド層に供給することにより、効率的に電子線を放出する電子放出素子とその製造方法を提供。

【解決手段】 電極層と電子供給層とダイヤモンド層とを含んだ積層構造とするか、または真空紫外線照射などの方法により、ダイヤモンド層表面の電子親和力状態を任意に制御する。電極層11a、11b間にバイアスを印加することにより、挟まれた電子供給層12及びダイヤモンド層13に電界を印加することが可能となる。印加バイアスの大きさを制御することにより、電界を電子供給層12に与えることができ、電子を一方の電極層11aから電子供給層12、更に電子供給層12からダイヤモンド層13に容易に注入することが可能となる。ダイヤモンド層の表面14の状態を制御することによって負の電子親和力の状態をすることができる。



## 【特許請求の範囲】

【請求項1】 ダイヤモンド層を用いて形成される電子放出素子であって、電極層と電子供給層とダイヤモンド層とを含む積層構造を有し、前記電子供給層から前記ダイヤモンド層に電子を供給することを特徴とする電子放出素子。

【請求項2】 電極層が2層存在し、前記2層の電極層で少なくとも電子供給層を挟んだ構造である請求項1に記載の電子放出素子。

【請求項3】 電極層が2層存在し、前記2層の電極層で少なくとも電子供給層とダイヤモンド層とを挟んだ構造である請求項1に記載の電子放出素子。

【請求項4】 電極層が2層存在するとともにさらに絶縁体層を含み、前記2層の電極層で少なくとも電子供給層とダイヤモンド層と絶縁体層を挟んだ構造である請求項1に記載の電子放出素子。

【請求項5】 2つの異なる電極層間に電圧を印加することによって、前記2つの電極に挟まれている電子供給層に電界を印加する請求項2、3又は4に記載の電子放出素子。

【請求項6】 2つの異なる電極層間に印加する電圧が100V以下で動作する請求項5に記載の電子放出素子。

【請求項7】 ダイヤモンド層の厚さが $5\mu\text{m}$ 以下である請求項1に記載の電子放出素子。

【請求項8】 ダイヤモンド層に少なくとも電気抵抗率が $1\times 10^4\Omega\cdot\text{cm}$ 以下の導電層を含んでいる請求項1に記載の電子放出素子。

【請求項9】 ダイヤモンド層の電子放出面の面積が1平方 $\mu\text{m}$ 以上である請求項1に記載の電子放出素子。

【請求項10】 ダイヤモンド層が少なくともp型のダイヤモンド層を含んでいる請求項1に記載の電子放出素子。

【請求項11】 p型のダイヤモンド層中のホウ素(B)原子濃度が $1\times 10^{16}\text{個}/\text{cm}^3$ 以上である請求項10に記載の電子放出素子。

【請求項12】 ダイヤモンド層に含まれるp型のダイヤモンド層の電気抵抗率が $1\times 10^4\Omega\cdot\text{cm}$ 以下である請求項10に記載の電子放出素子。

【請求項13】 電子供給層が、n型ダイヤモンド層及び絶縁性ダイヤモンド層から選ばれる少なくとも一つを含む請求項1に記載の電子放出素子。

【請求項14】 ダイヤモンド層の電子放出表面が、C、s、Ni、Ti、W、H及びamorphous-Cから選ばれる少なくとも一つの物質で被覆されている請求項1に記載の電子放出素子。

【請求項15】 ダイヤモンド層の電子放出面を被覆している物質の付着原子密度が、 $1\times 10^{17}\text{atoms}/\text{cm}^2$ 以下である請求項14に記載の電子放出素子。

【請求項16】 電極層が金属であり、電子供給層が絶縁体層を含み、ダイヤモンド層がp型のダイヤモンド層

を含むMIS(metal-insulator-semiconductor)構造であり、前記MIS構造に順方向バイアスを印加して、電子を前記p型のダイヤモンド層に供給する請求項1に記載の電子放出素子。

【請求項17】 電子供給層の絶縁体層がi型のダイヤモンド層である請求項16に記載の電子放出素子。

【請求項18】 p型のダイヤモンド層の厚さが $5\mu\text{m}$ 以下である請求項16に記載の電子放出素子。

【請求項19】 p型のダイヤモンド層に含まれるホウ素(B)原子濃度が、 $1\times 10^{16}\text{個}/\text{cm}^3$ 以上である請求項16に記載の電子放出素子。

【請求項20】 p型のダイヤモンド層の電気抵抗率が、 $1\times 10^4\Omega\cdot\text{cm}$ 以下である請求項16に記載の電子放出素子。

【請求項21】 i型のダイヤモンド層の電気抵抗率が、 $1\times 10^4\Omega\cdot\text{cm}$ 以上である請求項17に記載の電子放出素子。

【請求項22】 絶縁体層の電気抵抗率が、 $1\times 10^4\Omega\cdot\text{cm}$ 以上である請求項16に記載の電子放出素子。

【請求項23】 電子供給層がn型の半導体層を含み、ダイヤモンド層がp型のダイヤモンド層を含むpn構造に順方向バイアスを印加する請求項1に記載の電子放出素子。

【請求項24】 電子供給層のn型の半導体層がn型のダイヤモンド層である請求項23に記載の電子放出素子。

【請求項25】 p型のダイヤモンド層の厚さが $5\mu\text{m}$ 以下である請求項23に記載の電子放出素子。

【請求項26】 p型のダイヤモンド層にホウ素(B)原子を含み、そのホウ素(B)原子濃度が $1\times 10^{16}\text{個}/\text{cm}^3$ 以上である請求項23に記載の電子放出素子。

【請求項27】 p型のダイヤモンド層の電気抵抗率が、 $1\times 10^4\Omega\cdot\text{cm}$ 以下である請求項23に記載の電子放出素子。

【請求項28】 n型のダイヤモンド層にリン(P)及び窒素(N)から選ばれる少なくとも一つの原子を含み、そのリン(P)または窒素(N)の原子濃度が $1\times 10^{16}\text{個}/\text{cm}^3$ 以上である請求項24に記載の電子放出素子。

【請求項29】 n型のダイヤモンド層の電気抵抗率が、 $1\times 10^4\Omega\cdot\text{cm}$ 以下である請求項24に記載の電子放出素子。

【請求項30】 n型の半導体層の電気抵抗率が、 $1\times 10^4\Omega\cdot\text{cm}$ 以下である請求項23に記載の電子放出素子。

【請求項31】 電子供給層が、n型の半導体層及びi型の半導体層を含み、ダイヤモンド層がp型のダイヤモンド層を含むpin構造であり、前記pin構造に順方向バイアスを印加する請求項1に記載の電子放出素子。

【請求項32】 p型ダイヤモンド層の厚さが $5\mu\text{m}$ 以下である請求項31に記載の電子放出素子。

【請求項33】 p型ダイヤモンド層に含まれるホウ素(B)原子濃度が $1\times 10^{16}\text{個}/\text{cm}^3$ 以上である請求項31に

記載の電子放出素子。

【請求項34】 p型のダイヤモンド層の電気抵抗率が、 $1 \times 10^4 \Omega \cdot \text{cm}$ 以下である請求項31に記載の電子放出素子。

【請求項35】 n型の半導体層の電気抵抗率が、 $1 \times 10^4 \Omega \cdot \text{cm}$ 以下である請求項31に記載の電子放出素子。

【請求項36】 i型の半導体層の電気抵抗率が $1 \times 10^4 \Omega \cdot \text{cm}$ 以上である請求項31に記載の電子放出素子。

【請求項37】 電子が放出されるエミッター部分がp型のダイヤモンド層の表面である請求項16、23、31のいずれかに記載の電子放出素子。

【請求項38】 p型のダイヤモンド層の最表面の炭素原子が水素原子との結合によって終端された構造である請求項37に記載の電子放出素子。

【請求項39】 p型のダイヤモンド層の最表面の炭素原子と結合した水素原子の量が、 $1 \times 10^{15}$  個/ $\text{cm}^2$ 以上である請求項38に記載の電子放出素子。

【請求項40】 電子が放出されるエミッター部分がp型ダイヤモンド層と前記p型ダイヤモンド層と接する層の界面近傍である請求項16、23、31のいずれかに記載の電子放出素子。

【請求項41】 p型のダイヤモンド層としてダイヤモンドの表面導電層を用いる請求項16、23、31のいずれかに記載の電子放出素子。

【請求項42】 ダイヤモンドの表面導電層の構造としてダイヤモンド層の最表面の炭素原子が水素原子との結合によって終端された構造である請求項41に記載の電子放出素子。

【請求項43】 ダイヤモンド層の最表面の炭素原子と結合した水素原子の量が、 $1 \times 10^{15}$  個/ $\text{cm}^2$ 以上である請求項42に記載の電子放出素子。

【請求項44】 電子放出素子の構造が、幅 $5 \mu\text{m}$ 以下の細線状である請求項16、23、31のいずれかに記載の電子放出素子。

【請求項45】 ダイヤモンド層が気相合成法によって形成されている請求項16、23、31のいずれかに記載の電子放出素子。

【請求項46】 ダイヤモンド層を用いて形成される電子放出素子の製造方法であって、基板素材上に気相合成法により連続膜状のダイヤモンド層を形成することと特徴とする電子放出素子の製造方法。

【請求項47】 ダイヤモンド層の膜厚が $1 \mu\text{m}$ 以下である請求項46に記載の電子放出素子の製造方法。

【請求項48】 基板素材上に気相合成法によりダイヤモンド層を形成した後、さらに、前記ダイヤモンド層の基板素材側の面、及び前記ダイヤモンド層を表面側の面から選ばれる少なくとも一つの面から、所定の厚さ以下まで前記ダイヤモンド層をエッチングする請求項46に記載の電子放出素子の製造方法。

【請求項49】 ダイヤモンド層を形成した後、さらに

前記ダイヤモンド層の所定の領域に波長が $200 \text{nm}$ 以下の真空紫外光を照射する請求項46に記載の電子放出素子の製造方法。

【請求項50】 ダイヤモンド層を形成した後、さらに前記ダイヤモンド層の所定の領域を、水素を含むガスを放電分解して得られるプラズマに晒す請求項46に記載の電子放出素子の製造方法。

【請求項51】 ダイヤモンド層を形成した後、さらに前記ダイヤモンド層の所定の領域を、酸素を含むガスを放電分解して得られるプラズマに晒す請求項46に記載の電子放出素子の製造方法。

【請求項52】 ダイヤモンド層を形成した後、さらに、加熱したダイヤモンド層を水素を含むガス中に晒す請求項46に記載の電子放出素子の製造方法。

【請求項53】 ダイヤモンド層を形成した後、さらに、加熱したダイヤモンド層を酸素を含むガス中に晒す請求項46に記載の電子放出素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子線を放出する電子放出素子に関し、特にダイヤモンド層を用いて形成される電子放出素子及びその製造方法に関する。

【0002】

【従来の技術】従来の電子放出素子は、タングステン(W)等の材料を高温に加熱して電子を引き出す熱陰極が用いられてきた。近年、その様な電子銃に代わる電子線源として、冷陰極タイプの微小電子放出素子が注目されている。このようなタイプの電子放出素子としては、一般的には電界放出型のものやpn及びショットキー接合を用いたアバランシェ増幅型のものなどが報告されている。

【0003】電界放出型の電子放出素子は、引き出し電極に電圧をかけて電界を印加することにより、シリコン(Si)やモリブデン(Mo)などの高融点金属などで作製されたコーン状のエミッター部から電子を放出させるものであり、微細加工技術を用いることによって小型化を図ることができるなどの特徴を有している。

【0004】それに対し半導体材料を用いたアバランシェ増幅型のものは、pn及びショットキー接合部分に逆バイアス電圧を印加してアバランシェ増幅を起こすことにより電子をホット化し、エミッター部分より電子を放出するものである。

【0005】この様な電子放出素子の材料として要求される特性は、1)比較的小さな電界で電子を放出し易いこと、即ちその物質の電子親和力が小さいこと、2)安定な電子放出特性を維持するために、エミッター部表面が化学的に安定なこと、3)耐摩耗性や耐熱性に優れていることなどがある。

【0006】そのような観点で従来技術をみた場合、電界放出型素子は放出電流量のエミッター部形状依存性が

大きく、その作製、制御が非常に困難であると共に、用いられている材料の表面安定性の点で課題があった。またこの方式では、個々の素子は点の電子放出源であり、面状の電子放出流を得ることは困難であった。

【0007】またアバランシェ増幅型は、一般的に非常に大きな電流量を素子に印加する必要があるので素子の発熱が起こり、そのため電子放出特性が不安定になったり素子寿命が短くなったりするといった問題点があった。またアバランシェ増幅型ではエミッター部表面にセシウム層等を設けることによって電子放出部分の仕事関数を小さくしているが、セシウム等の仕事関数が小さい材料は化学的に不安定であるため表面状態が安定でない、すなわち電子放出特性が安定でないといった問題点もあった。以上のようにこれまで用いられてきた材料および構造は、電子放出素子に要求される特性を十分に満たすものではなかった。

【0008】これに対しダイヤモンドは、広禁制帯幅(5.5 eV)を有する半導体材料であり、その特性は高硬度、耐磨耗性、高熱伝導率、化学的に不活性であるなど電子放出素子材料として非常に適している。またダイヤモンドは、その表面状態を制御することによって、伝導帯端のエネルギー準位が真空のエネルギー準位よりも高くなる、すなわち負の電子親和力の状態にすることが可能である。すなわちダイヤモンド層の伝導帯に電子を注入してやれば、容易に電子を放出させることが可能になるといった利点を有している。加えてダイヤモンドは、一般に炭素系ガス種と水素ガスを原料ガスとした気相合成法で容易に形成することが可能であり、製造的な面でも優位性を持っている。しかし、金属とダイヤモンドの伝導帯のエネルギーバンドが大きく異なるため、単に電極をダイヤモンド層に接触させることにより、ダイヤモンドの伝導帯に電子を供給することは容易ではない。これまでダイヤモンドの伝導帯に効率的に電子を供給する方法や構造については詳しく検討されておらず、ダイヤモンドの伝導帯に電子を供給し放出させるような電子放出素子は実現されていなかった。

【0009】

【発明が解決しようとする課題】本発明は、従来技術における前記課題を解決するため、効率的に電子線を放出する電子放出素子を提供することを目的とする。また2つの異なる電極層で、少なくとも電子供給層やダイヤモンド層を挟んだ構造を形成することにより、容易に電子線を放出する電子放出素子を提供することを目的とする。

【0010】

【課題を解決するための手段】前記目的を達成するため、本発明の電子放出素子は、ダイヤモンド層を用いて形成される電子放出素子であって、電極層と電子供給層とダイヤモンド層とを含む積層構造を有し、前記電子供給層から前記ダイヤモンド層に電子を供給することを特

徴とする。

【0011】前記電子放出素子においては、金属による電極層と、電子供給層が絶縁体層を含み、ダイヤモンド層がp型のダイヤモンド層を含むMIS(metal-insulator-semiconductor)構造であり、前記MIS構造に順方向バイアスを印加して、電子を前記p型のダイヤモンド層に供給することが好ましい。

【0012】また前記電子放出素子においては、電極層が金属であり、電子供給層がn型の半導体層を含み、ダイヤモンド層がp型のダイヤモンド層を含むpn構造に、順方向バイアスを印加することが好ましい。

【0013】また前記電子放出素子においては、電極層が金属であり、電子供給層がn型の半導体層及びi型の半導体層を含み、ダイヤモンド層がp型のダイヤモンド層を含むpin構造であり、前記pin構造に順方向バイアスを印加することが好ましい。

【0014】また前記電子放出素子においては、ダイヤモンド層の厚さが $5\mu\text{m}$ 以下であることが好ましい。さらに好ましくは、ダイヤモンド層の厚さは $0.05\mu\text{m}$ 以上 $1\mu\text{m}$ 以下である。

【0015】また、ダイヤモンド層が少なくともp型のダイヤモンド層を含んでいることが好ましい。また、p型のダイヤモンド層の電気抵抗率が、 $1\times 10^4\Omega\cdot\text{cm}$ 以下であることが好ましい。さらに好ましくは、p型のダイヤモンド層の電気抵抗率は $1\times 10^{-2}\Omega\cdot\text{cm}$ 以上 $1\times 10^2\Omega\cdot\text{cm}$ 以下である。

【0016】次に本発明の電子放出素子の製造方法は、基板素材上に気相合成法により連続膜状のダイヤモンド層を形成することを特徴とする。前記方法においては、ダイヤモンド層の膜厚が $1\mu\text{m}$ 以下であることが好ましく、さらに好ましくはダイヤモンド層の膜厚は $0.05\mu\text{m}$ 以上 $1\mu\text{m}$ 以下である。

【0017】また前記方法においては、基板素材上に気相合成法によりダイヤモンド層を形成した後、さらに、前記ダイヤモンド層の基板素材側の面、及び前記ダイヤモンド層を表面側の面から選ばれる少なくとも一つの面から、所定の厚さ以下まで前記ダイヤモンド層をエッチングすることが好ましい。前記において所定の厚さとは、 $0.05\mu\text{m}$ 以上 $1\mu\text{m}$ 以下が好ましい。

【0018】また前記方法においては、ダイヤモンド層を形成した後、さらに前記ダイヤモンド層の所定の領域に波長が $200\text{nm}$ 以下の真空紫外光を照射することが好ましく、さらには $100\text{nm}$ 以上 $200\text{nm}$ 以下が好ましい。

【0019】また前記方法においてはダイヤモンド層を形成した後、さらに前記ダイヤモンド層の所定の領域を、水素を含むガスを放電分解して得られるプラズマに晒すことが好ましい。

【0020】また前記方法においてはダイヤモンド層を形成した後、さらに前記ダイヤモンド層の所定の領域を、酸素を含むガスを放電分解して得られるプラズマに

晒すことが好ましい。

【0021】また前記方法においては、ダイヤモンド層を形成した後、さらに、加熱したダイヤモンド層を水素を含むガス中に晒すことが好ましい。また前記方法においては、ダイヤモンド層を形成した後、さらに、加熱したダイヤモンド層を酸素を含むガス中に晒すことが好ましい。

#### 【0022】

【発明の実施の形態】背景技術の項に記載した様に、ダイヤモンドは負の電子親和力を有し、電子放出素子材料として適したものであるが、電子を放出させるためにはエミッターとなる領域であるダイヤモンドの伝導帯に電子を供給する必要がある。また電子を容易に放出させるためには、エミッター部の表面状態を制御する必要もある。すなわち、ダイヤモンド層を用いた高効率電子放出素子を形成するには、(1)エミッター領域への電子の供給方法、並びに(2)エミッター部表面の制御方法が重要となる。

【0023】前記本発明の実施形態によれば、ダイヤモンド層を用いて形成される電子放出素子であって、少なくとも電極層と電子供給層とダイヤモンド層とを含む積層構造からなるため、以下のような作用を発揮する。

【0024】図1は本実施形態を示す素子の概略図である。2つの異なる電極層11a、11b間にバイアスを印加することによって、挟まれた電子供給層12及びダイヤモンド層13に電界を印加することが容易に可能となる。その際、印加バイアスの大きさを制御することにより、適当な電界を電子供給層12に与えることができる。その結果、電子を一方の電極層11aから電子供給層12、更に電子供給層12からダイヤモンド層13に容易に注入することが可能となると共に、ダイヤモンド層の表面14の状態を制御することによって負の電子親和力の状態をすることができるので、効率的に電子を外部に取り出すことが可能となる。負の電子親和力を持つ様なダイヤモンド層の表面14の状態は、特に限定されるものではないが、ダイヤモンド層13の最表面の炭素原子に水素原子を結合させることによって容易に実現される。また電子供給層としては、特に限定されるものではないが、絶縁性のダイヤモンドや絶縁体層などが用いられる。

【0025】このような実施形態の場合、電子供給層12に電界がかかりダイヤモンド層13に電子が供給されればよいので、必ずしも図1の電極11bの様にダイヤモンド層13に接している必要はなく、電極11cの様に間隔をもってダイヤモンド層側の空間に設置されてもよい。この実施形態においては、以下のような作用を発揮する。すなわち、何らかの方法、例えばトンネリング注入、光励起、熱励起などの方法で電極層11aより電子供給層12に電子を注入すると、電子供給層12からダイヤモンド層13の伝導帯に電子が供給される。この様にして負の電子親和力を有するダイヤモンドの伝導帯に供給された電子

は、ダイヤモンド層表面14から容易に外部に取り出される。その結果、従来よりも小さなエネルギーで効率的に放出電子(矢印15で示す)を得ることが可能となる。

【0026】また前記の実施形態では、2つの電極11a、bによって少なくとも電子供給層12とダイヤモンド層13を挟んでいたが、電子供給層に電界がかかりダイヤモンド層に電子が供給されればよいので、電子供給層のみに電圧を印加しても、本発明の電子放出素子は実現できる。この場合は2つの電極層の配置は、電子供給層のみに挟んだ構造となる。ダイヤモンド層は電子供給層と接して電極と同じ電子放出面側に形成される。

【0027】またこれらの実施形態において用いられるダイヤモンド層13としては、フェルミレベルが価電子帯端近傍に存在するため伝導帯端のレベルが真空準位よりも高くなる負の電子親和力状態が顕著になるp型のダイヤモンド層が適しており、その厚さ及び電気抵抗率値は、 $5\mu\text{m}$ 以下及び $1\times 10^4\Omega\cdot\text{cm}$ 以下、さらに望ましくは $1\mu\text{m}$ 以下及び $1\times 10^3\Omega\cdot\text{cm}$ 以下である。その理由は、膜厚が上記のように薄い場合は電子供給層12からダイヤモンド層13の伝導帯に供給された電子は容易にダイヤモンド層の表面14に到達し、外部に放出電子15として取り出されるが、膜厚が厚くなると表面に到達する前に価電子帯に遷移したり電極に引きつけられたりして放出効率が低下するためである。また電気抵抗率値は、上記の値より大きい場合はダイヤモンドのフェルミレベルが禁制帯の中央に近づき、負の電子親和力特性が低下してしまう。さらに電気抵抗率値が高い場合には、相対的に電子供給層に印加される電界の割合が減少するため、電子の供給効率が低下してしまう。

【0028】また前記p型のダイヤモンド層に含まれているホウ素(B)原子濃度としては、 $1\times 10^{16}$ 個/ $\text{cm}^3$ 以上 $1\times 10^{20}$ 個/ $\text{cm}^3$ 以下であり、さらに望ましくは $1\times 10^{17}$ 個/ $\text{cm}^3$ 以上である。このような値は、p型のダイヤモンド層の形成条件を制御することにより容易に実現される。上記ホウ素原子濃度以下の場合には、ダイヤモンド層の電気抵抗率値が大きい場合に対応し、素子効率が低下する。

【0029】また前記ダイヤモンド層の電子放出表面は、水素によって終端されていると負の電子親和力性が優れており、Cs、Ni、W、a-C(aはアモルファスを示す)等により被覆されている場合でも電子放出素子として機能する。その付着原子密度としては、 $1\times 10^{15}$ atoms/ $\text{cm}^2$ 以上 $1\times 10^{17}$ atoms/ $\text{cm}^2$ 以下が適している。また、水素で終端されたダイヤモンド表面は一般的に導電性を有しており、この表面導電層もダイヤモンドの電子放出表面として有効である。

【0030】さらに電極間に印加するバイアス範囲としては、電子供給層12及びダイヤモンド層13の厚さや電気抵抗値にも依存するが、0.1V以上100V以下で動作する電子放出素子が実現できる。

【0031】また前記本発明の他の実施形態によれば、ダイヤモンド層を用いて形成される電子放出素子であって、少なくとも電極層と電子供給層とダイヤモンド層と前記ダイヤモンド層と接して積層された絶縁体層とを含んだ構造からなることを特徴とするため、以下のような作用を奏することができる。

【0032】図2は本実施形態を示す素子の概略図である。2つの異なる電極層21a、21b間にバイアスを印加することによって、挟まれた電子供給層22とダイヤモンド層23に電界を印加することが容易に可能となる。その際、印加バイアスの大きさを制御することにより、適当な電界を電子供給層22に与えることができる。その結果、電子を一方の電極層21aから電子供給層22、更に電子供給層22からダイヤモンド層23に容易に注入することが可能となると共に、注入された電子のうち外部に取り出されずに他方の電極21bに流れていた部分を絶縁体層25によって抑制することができるので、負の電子親和力を持つダイヤモンド層の表面24から効率的に電子（矢印26で示す）を取り出すことが可能となる。

【0033】2つの電極間の印加バイアス範囲としては、前記と同様電子供給層22及びダイヤモンド層23の厚さや電気抵抗値にも依存するが、0.1V以上100V以下で電子が供給され、ダイヤモンド層表面から電子が放出される。

【0034】また本発明において用いられるダイヤモンド層としては、前記と同様にp型のダイヤモンド層が適しており、望まれる特性についても同じである。また絶縁体層25としては、電子供給層22に印加される電界量に影響を与えずに、かつ電極層21bへの電流を遮断する程度の厚さ及び電気抵抗率を有するものが適している。具体的には $1\mu\text{m}$ 以下の厚さで、かつ $1\times 10^4\Omega\cdot\text{cm}$ 以上 $1\times 10^{12}\Omega\cdot\text{cm}$ 以下が好ましく、さらには $1\times 10^8\Omega\cdot\text{cm}$ 以上の電気抵抗率を有するものが望ましい。膜厚が厚くなると電極間21a、b間に印加した電界のうち、絶縁体層25にかかる割合が増加するため、電子供給層からの電子の供給効率が減少するためである。上記絶縁体層25の材質等については、特に限定されるものではないが、絶縁性のダイヤモンド層や二酸化シリコン層等がよく用いられる。

【0035】本発明においてダイヤモンド層が、少なくともp型のダイヤモンド層を含んだという好ましい例によれば、前記のような理由で電子放出素子に適する。また本発明の実施形態において、ダイヤモンド層に含まれるp型のダイヤモンド層の厚さ及び抵抗率が $0.05\mu\text{m}$ 以上 $5\mu\text{m}$ 以下及び $1\times 10^2\Omega\cdot\text{cm}$ 以上 $1\times 10^4\Omega\cdot\text{cm}$ 以下、さらに望ましくは $1\mu\text{m}$ 以下及び $1\times 10^2\Omega\cdot\text{cm}$ 以下であるという好ましい例によれば、より低エネルギーでの電子放出が可能となる。

【0036】さらに前記本発明の実施形態によれば、ダイヤモンド層を用いて形成される電子放出素子であつ

て、電極層、i型のダイヤモンド層等の絶縁体による電子供給層、p型のダイヤモンド層からなるMIS構造に順方向バイアスを印加して、前記電子供給層を介して電子を前記p型のダイヤモンド層に供給することにより、以下のような作用を発揮する。すなわち、前記MIS構造に適当な順方向バイアスを印加することによって電子は金属などの電極層より、金属/絶縁体層界面に存在するショットキー障壁をトンネリングし、p型のダイヤモンド層に効率的に注入されると共に、注入された電子は負の電子親和力状態のp型のダイヤモンド層表面等より容易に外部に放出させることができる。

【0037】図3に本発明に係る電子放出素子の実施形態を示した図を示す。本実施形態では、電子供給層（絶縁体層）33としてi型のダイヤモンド層を用いており、電極層32との界面にはショットキー障壁が形成されている。またi型のダイヤモンド層上には表面状態を制御して負の電子親和力状態となっているp型のダイヤモンド層34が積層されている。そして前記p型のダイヤモンド層34の表面の一部には、素子にバイアスを印加するための電極層35が形成されている。

【0038】図4は、前記実施形態のエネルギーバンドの様子を模式的に示した図である。図4中のMetalは金属電極層32を示し、i-type、p-typeはそれぞれ電子供給層（絶縁体層：i型のダイヤモンド層）33、p型のダイヤモンド層34を示す。また $\epsilon_c$ 、 $\epsilon_v$ 、 $\epsilon_F$ 、 $\epsilon_{\text{vac}}$ はそれぞれ伝導帯端、価電子帯端、フェルミレベル、真空準位のエネルギー準位を示している。

【0039】平衡状態（印加バイアス：0、図4A）では、p型のダイヤモンド層34の表面は負の電子親和力状態であるものの、伝導帯中に少数キャリアである電子が存在しないため外部に電子を放出することはできない。しかしながら、適当な順方向バイアスを印加した状態（図4B）では、バイアスの大部分が電子供給層（絶縁体層）33に印加されるためバンドが図のように曲がった結果、金属/絶縁体層の界面に存在するショットキー障壁幅が薄くなり、電極層32から電子がトンネリング現象によってp型のダイヤモンド層34の伝導帯中に注入される。この注入の度合いは、電極層/絶縁体層界面のショットキー障壁のエネルギー高さ（ $\Delta\epsilon = \epsilon_c - \epsilon_F$ ）または障壁幅に大きく依存するが、電子供給層（絶縁体層）33を適度な薄さにすることで効率的に注入することが可能となる。p型のダイヤモンド層34に注入された電子は拡散等により、電子が放出されるエミッター部へ移動し、p型のダイヤモンド層34の表面が負の電子親和力（ $\epsilon_v > \epsilon_{\text{vac}}$ ）を有することから外部へ放出される。この様に適切な厚さを有する電極層32、電子供給層（絶縁体層：i型のダイヤモンド層）33、p型のダイヤモンド層34からなるMIS構造に順方向バイアスを印加することによって、安定に効率よく放出電子を得ることができる。上記説明では電子供給層（絶縁体層）33として、i

型のダイヤモンド層を用いたが、これに限定されるものではなく、二酸化シリコン層等を用いることも可能である。また電極層32に用いる材料としては特に限定されるものではないが、一般的にアルミニウム (Al) やタングステン (W) が用いられる。

【0040】本発明において、p型のダイヤモンド層の厚さが $5\mu\text{m}$ 以下、望ましくは $1\mu\text{m}$ 以下であるという好ましい例によれば、注入された電子を効率的に負の電子親和力状態である表面まで供給することが可能となる。また本発明において、p型のダイヤモンド層に含まれるホウ素原子濃度が $1\times 10^{16}$ 個/ $\text{cm}^3$ 以上 $1\times 10^{20}$ 個/ $\text{cm}^3$ 以下、望ましくは $1\times 10^{17}$ 個/ $\text{cm}^3$ 以上であるという好ましい例によれば、素子構成に適したp型のダイヤモンド層を得ることができる。また本発明において、p型のダイヤモンド層の抵抗率が $1\times 10^{-2}\Omega\cdot\text{cm}$ 以上 $1\times 10^4\Omega\cdot\text{cm}$ 以下、さらに望ましくは $1\times 10^2\Omega\cdot\text{cm}$ 以下であるという好ましい例によれば、抵抗による損失分を抑制することが可能となる。

【0041】また本発明において、電子供給層 (絶縁体層) として用いるi型のダイヤモンド層などの電気抵抗率が $1\times 10^4\Omega\cdot\text{cm}\sim 1\times 10^{12}\Omega\cdot\text{cm}$ 、望ましくは $1\times 10^8\Omega\cdot\text{cm}$ 以上であるという好ましい例によれば、印加されたバイアスを効率的に高抵抗領域にかけることができ、トンネリングによる電子の注入が容易になる。

【0042】さらに前記本発明によれば、ダイヤモンド層を用いて形成される電子放出素子であって、電極層、n型のダイヤモンド層等のn型の半導体層による電子供給層、p型のダイヤモンド層からなるpn構造に順方向バイアスを印加することを特徴とするため、n型の半導体層よりp型のダイヤモンド層に効率的に電子が注入されると共に、注入された電子は負の電子親和力状態のp型のダイヤモンド層表面等より容易に外部に放出させることができる。

【0043】図5は、本発明に係る電子放出素子の好ましい例を示した図である。この例では、電極層52上にn型の半導体層による電子供給層53としてn型のダイヤモンド層が形成されている。またn型のダイヤモンド層53上には、表面状態を制御して負の電子親和力状態となっているp型のダイヤモンド層54が積層されている。そして前記p型ダイヤモンド層54の表面の一部には、素子にバイアスを印加するための電極層55が形成されている。

【0044】図6A、図6Bは前記構成のエネルギーバンドの様子を模式的に示した図である。図6A、図6B中のMetalは金属電極層52を示し、n-type、p-typeはそれぞれ電子供給層 (n型の半導体層：n型のダイヤモンド層) 53、p型のダイヤモンド層54を示す。平衡状態 (印加バイアス：0、図6A) では、p型のダイヤモンド層54は負の電子親和力状態であるものの、伝導帯中に電子が存在しないため電子を放出することはできない。

しかしながら適当な順方向バイアスを印加した状態 (図

6B) では、電子がn型の半導体層53 (n型のダイヤモンド層) よりp型のダイヤモンド層54の伝導帯中に注入されるため、注入された電子は拡散等により、エミッター部へ移動しp型のダイヤモンド層54より外部へ放出される。この様に適切な厚さを有する電極層52、n型の半導体層53 (n型のダイヤモンド層)、p型のダイヤモンド層54からなるpn構造に順方向バイアスを印加することによって、安定に効率よく放出電子を得ることができる。

【0045】上記説明ではn型の半導体層53として、n型のダイヤモンド層を用いたがこの限りではなく、n型のシリコンカーバイド等を用いることも可能である。また電極層52、55に用いられる材料としては特に限定されるものではないが、一般的にチタン (Ti) や金/チタン (Au/Ti) などが用いられる。

【0046】また本発明において、p型のダイヤモンド層の厚さが $0.05\sim 5\mu\text{m}$ 程度、望ましくは $1\mu\text{m}$ 以下であるという好ましい例によれば、注入された電子を効率的に負の電子親和力状態である表面まで供給することが可能となる。

【0047】また本発明において、p型のダイヤモンド層に含まれるホウ素原子濃度が $1\times 10^{16}$ 個/ $\text{cm}^3\sim 1\times 10^{20}$ 個/ $\text{cm}^3$ 、望ましくは $1\times 10^{17}$ 個/ $\text{cm}^3$ 以上であるという好ましい例によれば、素子構成に適したp型のダイヤモンド層を得ることができる。

【0048】また本発明においてp型のダイヤモンド層の抵抗率が $1\times 10^{-2}\Omega\cdot\text{cm}\sim 1\times 10^4\Omega\cdot\text{cm}$ 、望ましくは $1\times 10^2\Omega\cdot\text{cm}$ 以下であるという好ましい例によれば、抵抗による損失分を抑制することが可能となる。

【0049】また本発明において、n型のダイヤモンド層に含まれるリン原子又は窒素 (N) 濃度が $1\times 10^{16}$ 個/ $\text{cm}^3\sim 1\times 10^{20}$ 個/ $\text{cm}^3$ 、望ましくは $1\times 10^{17}$ 個/ $\text{cm}^3$ 以上であるという好ましい例によれば、素子構成に適したn型のダイヤモンド層を得ることができる。

【0050】また本発明において、n型のダイヤモンド層及びn型の半導体層の抵抗率が $1\times 10^{-2}\Omega\cdot\text{cm}\sim 1\times 10^4\Omega\cdot\text{cm}$ 、望ましくは $1\times 10^2\Omega\cdot\text{cm}$ 以下であるという好ましい例によれば、抵抗による損失分を抑制することが可能となる。

【0051】また前記本発明によれば、ダイヤモンド層を用いて形成される電子放出素子であって、電極層、n型の半導体層及びi型の半導体層からなる電子供給層、p型のダイヤモンド層からなるpin構造に順方向バイアスを印加することを特徴とするため、前記と同様にn型の半導体層より、i型の半導体層のトンネリングを介してp型のダイヤモンド層に効率的に電子が注入されると共に、注入された電子は負の電子親和力状態のp型のダイヤモンド層表面等より容易に外部に放出させることができる。この様に適切な厚さを有する電極層、n型の半導体層、i型の半導体層、p型のダイヤモンド層から



なるpin構造に順方向バイアスを印加することによって、安定に効率よく放出電子を得ることができる。

【0052】本発明において、p型のダイヤモンド層の厚さが $0.05\mu\text{m}\sim 5\mu\text{m}$ 、望ましくは $1\mu\text{m}$ 以下であるという好ましい例によれば、注入された電子を効率的に負の電子親和力状態である表面まで供給することが可能となる。また本発明において、p型のダイヤモンド層に含まれるホウ素原子濃度が $1\times 10^{16}\text{個}/\text{cm}^3\sim 1\times 10^{20}\text{個}/\text{cm}^3$ 、望ましくは $1\times 10^{17}\text{個}/\text{cm}^3$ 以上であるという好ましい例によれば、素子構成に適したp型のダイヤモンド層を得ることができる。また本発明において、p型のダイヤモンド層及びn型の半導体層の抵抗率が $1\times 10^{-2}\Omega\cdot\text{cm}\sim 1\times 10^4\Omega\cdot\text{cm}$ 、望ましくは $1\times 10^2\Omega\cdot\text{cm}$ 以下であるという好ましい例によれば、抵抗による損失分を抑制することが可能となる。

【0053】また本発明において、i型の半導体層の抵抗率が $1\times 10^4\Omega\cdot\text{cm}\sim 1\times 10^{12}\Omega\cdot\text{cm}$ 以上、望ましくは $1\times 10^8\Omega\cdot\text{cm}$ 以上であるという好ましい例によれば、印加されたバイアスを効率的に高抵抗領域にかけることができるので、トンネリングによる電子の注入が容易になる。

【0054】さらに本発明において、電子が放出されるエミッター部分がp型のダイヤモンド層の表面であるという好ましい例によれば、表面状態の制御によって容易に負の電子親和力状態を形成することができると共に、注入された電子を効率よく外部に取り出すことが可能となるので、効率的な電子放出素子を実現することが出来る。

【0055】さらに前記本発明において、p型のダイヤモンド層の最表面の炭素原子が水素原子との結合によって終端された構造であるという好ましい例によれば、簡便な方法で最表面の炭素原子に水素原子と結合した構造を形成できると共に、p型のダイヤモンドを非常に安定な負の電子親和力状態にすることができる。

【0056】さらに前記本発明において、p型のダイヤモンド層の最表面の炭素原子と結合した水素原子の量が $1\times 10^{15}\text{個}/\text{cm}^2\sim 1\times 10^{17}\text{個}/\text{cm}^2$ 、望ましくは $2\times 10^{15}\text{個}/\text{cm}^2$ 以上であるという好ましい例によれば、ほぼ全ての最表面炭素原子が水素原子と結合するため、より安定な負の電子親和力状態を維持することができる。

【0057】さらに前記本発明において、電子が放出されるエミッター部分がp型のダイヤモンド層と前記p型のダイヤモンド層と接する層の界面近傍であるという好ましい例によれば、p型層伝導帯に注入された電子の拡散距離が短くなるので、より効率的な電子放出素子を実現することができる。さらに前記本発明において、p型のダイヤモンド層としてダイヤモンドの表面導電層を用いるという好ましい例によれば、新たにp型のダイヤモンド層を形成する工程を経ることなく、容易に $1\mu\text{m}$ 以下の厚さのp型のダイヤモンド層として作用する層が得

られるため、効率的な電子放出素子を簡便に実現することが出来る。

【0058】さらに前記本発明において、ダイヤモンドの表面導電層の構造としてダイヤモンド層の最表面の炭素原子が水素原子との結合によって終端された構造であるという好ましい例によれば、簡便な方法でp型のダイヤモンドを非常に安定な負の電子親和力状態にすることができる。

【0059】さらに前記本発明において、ダイヤモンド層の最表面の炭素原子と結合した水素原子の量が $1\times 10^{15}\text{個}/\text{cm}^2\sim 1\times 10^{17}\text{個}/\text{cm}^2$ 、望ましくは $2\times 10^{15}\text{個}/\text{cm}^2$ 以上であるという好ましい例によれば、ほぼ全ての最表面炭素原子が水素原子と結合するため、より安定な負の電子親和力状態を維持することができる。

【0060】さらに前記本発明において、ダイヤモンド層全体の厚さが $0.05\sim 5\mu\text{m}$ 以下、望ましくは $1\mu\text{m}$ 以下であるという好ましい例によれば、ダイヤモンド層内部で電子を失うことなく効率的に電子を放出させることが可能となる。

【0061】さらに前記本発明において、ダイヤモンド層を用いて形成される電子放出素子の構造が幅 $0.05\sim 5\mu\text{m}$ 、望ましくは $1\mu\text{m}$ 以下の細線状であるという好ましい例によれば、素子内部で電子を失うことなく効率的に電子を放出させることが可能となると共に、線状に電子を放出させることが可能となる。

【0062】さらに前記本発明において、ダイヤモンド層が気相合成法によって形成されるという好ましい例によれば、後工程として何ら処理をすることなく成長直後にダイヤモンド層表面に表面導電層を得ることが可能となる。

【0063】また上記のような構造を形成する方法として本発明方法の構成によれば、ダイヤモンド層を用いて形成される電子放出素子の製造方法であって、基板素材上に気相合成法により $1\mu\text{m}$ 以下の連続膜状のダイヤモンド層を形成する工程を有することを特徴とすることにより、簡便に薄い膜厚のダイヤモンド層を有する高効率電子放出素子を形成することが可能となる。

【0064】また同様に前記本発明方法によれば、ダイヤモンド層を用いて形成される電子放出素子の製造方法であって、基板素材上に気相合成法によりダイヤモンド層を形成する工程と、前記ダイヤモンド層の基板素材側の面又はダイヤモンド層の表面側から所定の厚さ以下まで前記ダイヤモンド層をエッチングする工程とを有することを特徴とすることにより、容易に所望の構造を有する高効率電子放出素子を形成することが可能となる。

【0065】また本電子放出素子においては上記の通り、エミッター部分表面の構造制御が非常に重要である。一般的にエミッター部分として適した構造を形成する方法としては特に限定するものではないが、ダイヤモンド表面の導電性を制御する、すなわちダイヤモンド表

面の炭素原子と結合する元素を制御することが容易である。具体的な例として、上記のように水素終端表面（導電性）とすることでダイヤモンドを負の電子親和力状態にすることができ、酸素終端表面（絶縁性）とすることで正の電子親和力状態とすることができる。このような表面状態変化を任意に制御することで、高効率電子放出素子の素子構成並びに作製プロセスを簡便にすることができる。

【0066】そこで前記本発明方法によれば、ダイヤモンド層を用いて形成される電子放出素子の製造方法であって、ダイヤモンド層の所定の領域に波長が200nm以下の真空紫外光を照射する工程を有することを特徴とするので、選択的にダイヤモンド表面に結合した元素の除去と新たな結合を形成することが可能となる。その結果、ダイヤモンド表面の電子親和力状態を正（絶縁性）及び負（導電性）のいずれにも制御することが可能となる。

【0067】また前記本発明方法によれば、ダイヤモンド層を用いて形成される電子放出素子の製造方法であって、ダイヤモンド層の所定の領域を少なくとも水素を含むガスを放電分解して得られるプラズマに晒す工程を有することを特徴とするので、選択的にダイヤモンドの最表層炭素原子に水素原子を結合させることが可能となり、その結果容易に負の電子親和力状態の領域を形成することが可能になる。

【0068】また前記本発明方法によれば、ダイヤモンド層を用いて形成される電子放出素子の製造方法であって、加熱したダイヤモンド層を少なくとも水素を含むガス中に晒す工程を有することを特徴とするので、選択的にダイヤモンドの最表層炭素原子に水素原子を結合させることが可能となり、その結果容易に負の電子親和力状態の領域を形成することが可能になる。

【0069】また前記本発明方法によれば、ダイヤモンド層を用いて形成される電子放出素子の製造方法であって、ダイヤモンド層の所定の領域を少なくとも酸素を含むガスを放電分解して得られるプラズマに晒す工程を有することを特徴とするので、選択的にダイヤモンドの最表層炭素原子に酸素原子を結合させることが可能となり、その結果容易に正の電子親和力状態の領域を形成することが可能になる。

【0070】また前記本発明方法によれば、ダイヤモンド層を用いて形成される電子放出素子の製造方法であって、加熱したダイヤモンド層を少なくとも酸素を含むガス中に晒す工程を有することを特徴とするので、選択的にダイヤモンドの最表層炭素原子に酸素原子を結合させることが可能となり、その結果容易に正の電子親和力状態の領域を形成することが可能になる。

【0071】以上のようにダイヤモンド層の表面状態を任意に制御することにより、高効率電子放出素子の素子構成並びに作製プロセスを簡便にすることができる。ま

たダイヤモンド層を含む上記電子放出素子を形成し、p型のダイヤモンド表面から面状に電子を放出する平面電子放出素子の実現も可能である。従来のコーン状のエミッターにおいては電子放出は、突起部の先端でのみ起こるが、本発明のダイヤモンド層を含む電子放出素子は1平方 $\mu\text{m}$ ～10000平方 $\mu\text{m}$ の面積からの面電子放出が確認された。

【0072】

【実施例】以下、実施例を用いて本発明をさらに具体的に説明する。

【0073】

【第1の実施例】まず2×2×0.5mmのシリコン(Si)基板上に気相合成法によって、電子供給層である絶縁性のダイヤモンド層と、p型のダイヤモンド層を形成した。ダイヤモンド層の気相合成方法としては特に限定されるものではないが、一般的には原料ガスにメタン、エタン、エチレン、アセチレン等の炭化水素ガス、アルコール、アセトン等の有機化合物及び一酸化炭素などの炭素源を水素ガスで希釈したものを用い、その原料ガスにエネルギーを与えて分解することによって行なわれる。その際、さらに原料ガスに適宜酸素や水等を添加することもできる。本実施例においては、気相合成法の一つであるマイクロプラズマCVD法によって絶縁性及びp型のダイヤモンド層を形成した。マイクロ波プラズマCVD法は原料ガスにマイクロ波を印加することによってプラズマ化し、ダイヤモンドの形成を行なう方法である。具体的な条件としては、原料ガスに水素で1～10 vol%程度に希釈された一酸化炭素ガスをを用いた。p型化する際には、原料ガスにジボランガスを添加した。反応温度及び圧力はそれぞれ800～900℃、及び25～40Torrである。形成された絶縁性及びp型のダイヤモンド層の膜厚は、それぞれ2 $\mu\text{m}$ 及び0.5 $\mu\text{m}$ であった。またp型膜の膜中には、二次イオン質量分析によって1×10<sup>18</sup>個/cm<sup>3</sup>のホウ素原子が含まれていることが確認され、その抵抗率は1×10<sup>2</sup>Ω・cm以下であった。また気相合成によって得られたp型ダイヤモンド層の最表面には水素が結合しており、紫外光照射でp型ダイヤモンド表面の電子親和力状態を評価した結果、負の電子親和力状態であることがわかった。

【0074】そこでSi基板の一部を硝酸系のエッチング液で除去して穴をあけ、基板と接していた面すなわち、絶縁性ダイヤモンド層の上にアルミニウム(Al)の電極を真空蒸着で形成した。さらにp型のダイヤモンド層上の一部に金/チタン(Au/Ti)の電極を電子線蒸着で形成した。その結果、図1に示したような2つの電極層で絶縁性(電子供給層)及びp型のダイヤモンド層を挟んだ構造が作製された。

【0075】以上のような方法で作製した電子放出素子を10<sup>-3</sup>Torr程度の真空中に設置し、Al電極側に正の電圧を100V程度まで印加した結果、p型のダイヤモンド層表

面より電子が放出されていることが確認された。またその放出電流の割合（放出効率）は0.1~10%程度であり、従来よりも効率的に電子が放出されていることを確認することができた。

【0076】他の形成条件でp型のダイヤモンド層を形成した場合や基板素材を変えた場合、電極の種類をAlからタングステン（W）に変えた場合などにおいても、同様の結果が得られた。

【0077】

【第2の実施例】第1の実施例と同様に、2×2×0.5mmのSi基板上にマイクロ波プラズマCVD法によってダイヤモンド層を形成した。本実施例においては、絶縁性のダイヤモンド層のみを形成した。具体的な形成条件は、第1の実施例と同じである。一般的にマイクロ波プラズマCVD法で形成されたダイヤモンド膜は、その表面に水素原子が結合したことに起因すると考えられる表面導電層が存在しており、その表面導電層はp型として働くことが知られている。それ故に、表面導電層を有する絶縁性のダイヤモンド層は、第1の実施例のようなp型のダイヤモンド層を絶縁性ダイヤモンド層（電子供給層）の上に積層した場合と同様の構造と考えることができる。そこでこの表面導電層を有する絶縁性のダイヤモンド層の表面を評価した結果、最表面には水素が結合しており、かつ負の電子親和力状態であることがわかった。そこでSi基板の一部を硝酸系のエッチング液で除去して穴をあけ、基板と接していた面にAlの電極を、表面伝導層上の一部にAu/Tiの電極を形成した。その結果、図1に示したような2つの電極層でダイヤモンド層を挟んだ構造が作製された。

【0078】以上のような方法で作製した電子放出素子を $10^{-3}$  Torr程度の真空中に設置し、Al電極側に正の電圧を100V程度まで印加した結果、ダイヤモンドの表面導電層より電子が放出されていることが確認された。またその放出電流の割合（放出効率）は0.1~10%程度であり、従来よりも効率的に電子が放出されていることを確認することができた。

【0079】他の形成条件で絶縁性のダイヤモンド層を形成した場合や基板素材を変えた場合、電極の種類をAlからWに変えた場合などにおいても、同様の結果が得られた。

【0080】

【第3の実施例】第2の実施例と同様に、Si基板上にマイクロ波プラズマCVD法によって表面導電層を有する絶縁性のダイヤモンド層を形成し、基板と接していた面側にAlの電極を形成した後、絶縁性のダイヤモンド層の表面上（表面伝導層上）の一部に絶縁性の厚さ0.1 $\mu$ mの酸化シリコン層（SiO<sub>2</sub>）を形成した。SiO<sub>2</sub>膜の形成は、石英円盤をターゲットとしたrfスパッタ法で形成した。さらにそのSiO<sub>2</sub>層の上にAl電極を形成した。その結果、図2に示したような2つの電極層で電子供給層とダ

イアモンド層と絶縁体層とを挟んだ構造が作製された。

【0081】以上のような方法で作製した電子放出素子を $10^{-3}$  Torr程度の真空中に設置し、基板面側のAl電極に正の電圧を100V程度まで印加した結果、ダイヤモンドの表面導電層より電子が放出されていることが確認されたと共に、表面側のAl電極にはほとんど電流が流れないことが確認された。他の形成条件で絶縁性のダイヤモンド層を形成した場合や基板素材を変えた場合、電極材料の種類を変えた場合などにおいても、同様の結果が得られた。

【0082】

【第4の実施例】図7は、ダイヤモンド層を用いたMIS構造型の電子放出素子の一実施例の基本的な構造を示す図である。図7に示すように、本電子放出素子は主な構成部分として、電極層（ショットキー電極）71と、電子供給層としてのi型のダイヤモンドなどの絶縁体層72と、p型のダイヤモンド層73と、基材（導電性）74と、素子に電界を印加するための電極層75とを有している。この素子の電極層71、75間に順方向バイアスを印加することにより、電極層71より注入された電子は、電子供給層（絶縁体層）72、p型のダイヤモンド層73を介して基材74、電極層75に達し、MIS構造ダイオード電流となる。その電子流のうちp型ダイヤモンド層73の表面近傍を流れるものは、拡散等によって外部に放出される。この構造は面による放出素子であるため、面電流密度を大きくすることが可能である。

【0083】図8A~図8Fは、図7に示したMIS構造型の電子放出素子の一実施例を作製するために用いたプロセスの概略を示したものである。まず図8Aに示すように基材74を準備した。基材材料としては導電性であればよく、特に限定されるものではないが、後工程を考慮するとSiやモリブデン（Mo）などの金属が一般的である。本実施例においては低抵抗のSi基板を用いた。

【0084】次に図8Bに示すように基材74上に電子供給層72として絶縁体膜を形成した。この電子供給層（絶縁体層）72の材質に関しても特に限定されるものではないが、気相合成によって形成された不純物を添加しない絶縁性のi型のダイヤモンドを用いるのが最適である。本実施例においても主に電子供給層（絶縁体層）72として、i型のダイヤモンド層を上記のマイクロ波プラズマCVD法で形成した。

【0085】続いて図8Cに示すように基材74の裏面の一部76をエッチング除去した。エッチングの方法は、特に限定されるものではなく、基材74の材質等によって適宜選択される。例えば基材74がSiの場合はフッ硝酸によるウェットエッチングの手法を用いることができる。

【0086】さらに図8Dのエッチング面77に示すように、電子供給層（絶縁体層：i型のダイヤモンド層）72を裏面側よりエッチングすることによってi型のダイヤモンド層の厚さを5 $\mu$ mよりも薄くした。ダイヤモンド

層のエッチングは、酸素ガスを用いたECRイオンエッチングまたは反応性イオンエッチング(RIE)により行なった。ECRイオンエッチングの条件としては、ガス圧力:0.01Torr、バイアス電圧:-30V、バイアス電流:2mA/cm<sup>2</sup>、マイクロ波出力:650W、基板温度:280℃である。

【0087】その後、図8Eに示すように電子供給層(絶縁体層)72のエッチング面77にp型のダイヤモンド層73を形成した。このp型のダイヤモンド層の形成方法は、ホウ素などのp型不純物を添加した原料ガスを用いた気相合成法によって新たに堆積してもよいし、第2の実施例に記載したように、絶縁体層としてi型のダイヤモンドを用いている場合、そのエッチング面に水素プラズマ等を照射してその表面を水素終端した表面導電層をp型ダイヤモンド層として形成しても良い。

【0088】最後に図8Fに示すように、電極層71、75をそれぞれ電子供給層(絶縁体層)72並びに基材74上に形成した。これらの電極材料としては、一般的にアルミニウム(Al)、タンガステン(W)または金/チタン(Au/Ti)などから適宜選択される。

【0089】以上のような方法で作製した電子放出素子に電圧を印加して電流-電圧特性を評価した結果、整流性が得られ、MIS型ダイオードとして動作していることが確認された。さらに本電子放出素子を10<sup>-5</sup>Torr程度の真空中に設置し、順方向バイアスを印加してその電子放出特性を測定した結果、素子に流れるダイオード電流に対する放出電流の割合(放出効率)は0.1~10%程度であり、従来よりも効率的に電子が放出されていることを確認することができた。

【0090】また本実施例においては、電子供給層(絶縁体層:i型のダイヤモンド層)72を裏面側よりエッチングすることによって薄くしたが、表面側よりエッチングして薄くした後、エッチング面を水素化して表面導電層を形成することによって同様の構造を形成した場合においても、従来よりも効率的に電子が放出されていることを確認することができた。

【0091】また予めCVDダイヤモンド膜の核形成密度を高めて、膜厚の薄い連続膜を形成(膜厚:0.5μm以下)し、エッチングせずに電極を形成して素子を作製した場合においても、従来よりも効率的に電子が放出されていることを確認することができた。

【0092】また他の形成条件でダイヤモンド層を形成した場合や基板素材を変えた場合、電極材料の種類を変えた場合などにおいても、同様の結果が得られた。

【0093】

【第5の実施例】図9はダイヤモンド層を用いたpn接合型の電子放出素子の一実施例の基本的な構造である。図9に示すように、本電子放出素子は主な構成部分として、基材91と、電極層92と、電子供給層としてのn型のダイヤモンドなどのn型の半導体層93と、p型のダイ

モンド層94と、電極層95とを有している。この素子の電極層92、95間に順方向バイアスを印加することにより、電子供給層(n型の半導体層)93より電子はp型のダイヤモンド層94に注入され、pn接合ダイオード電流となる。その電子流のうちp型のダイヤモンド層表面に達したものの一部は負の電子親和力状態に起因して外部に放出される。この構造においても面による放出素子であるため、面電流密度を大きくすることが可能である。

【0094】図10A-図10Fは、図9に示した前記pn接合型の電子放出素子の一実施例を作製するために用いたプロセスの概略を示したものである。まず基材91を準備した。基材材料としては特に限定されるものではないが、後工程を考慮するとSiが一般的である。本実施例においては高抵抗のSi基板を用いた。

【0095】次に図10Bに示すように、基材91上に電子供給層93としてn型の半導体層を形成した。このn型の半導体層の材質は特に限定されるものではないが、リン(P)または窒素(N)をドーパしたn型のダイヤモンドまたはn型のシリコンカーバイドを用いるのが一般的であり、中でも気相合成法で形成されるn型のダイヤモンドの場合は同様の手法でp型のダイヤモンド層94を容易に形成できるため最適である。故に本実施例においては、電子供給層(n型の半導体層)93としてn型のダイヤモンドを用いた。n型のダイヤモンド層の形成方法としては、上記と同様であるが、Pのドーパントとして原料ガスにホスホン酸トリメチルを添加した。リンの添加量は1×10<sup>18</sup>個/cm<sup>3</sup>で、膜厚は3μm程度であった。

【0096】さらに図10Cに示すように、その上に続けてマイクロ波プラズマCVD法によりp型のダイヤモンド層94を1μm型成した。p型のダイヤモンド層の形成方法としては、上記と同様である。

【0097】続いて図10Dに示すように、基材91の裏面の一部96をエッチング除去した。エッチングの方法は、特に限定されるものではなく、基材91の材質等によって適宜選択される。本実施例のような基材91がSiの場合はフッ硝酸によるウェットエッチングの手法を用いることができる。

【0098】次に図10Eに示すように、前記基材91の裏面のエッチング部96の一部(p型ダイヤモンド層94の表面側の面)にオーミック性の電極層92を形成した。電極材料としては、Au/Tiの二層電極を用いた。

【0099】最後に図10Fに示すように、電子供給層(n型の半導体層:n型ダイヤモンド層)93の基材側の面並びにp型ダイヤモンド層94の表面側の面にオーミック性の電極層95を形成した。電極材料としては、同様にAu/Tiの二層電極を用いた。

【0100】以上のような方法で作製した電子放出素子に電圧を印加して電流-電圧特性を評価した結果、整流性が得られ、pn接合ダイオードとして動作していることが確認された。さらに本電子放出素子を10<sup>-5</sup>Torr程度

の真空中に設置し、100V程度まで順方向バイアスを印加してその電子放出特性を測定した結果、素子に流れるダイオード電流に対する放出電流の割合（放出効率）は0.1~10%程度であり、従来よりも効率的に電子が放出されていることを確認することができた。

【0101】CVD法によるn型のダイヤモンド層の形成以外にも、iまたはp型のダイヤモンドにPまたはNをイオン注入した場合にも上記と同様にn型のダイヤモンド層（電子供給層）として機能することを確認した。

【0102】また他の形成条件でダイヤモンド層を形成した場合や基板素材を変えた場合、電極材料の種類を変えた場合などにおいても、同様の結果が得られた。

【0103】

【第6の実施例】第5の実施例に記載したようなpn接合型の素子構造において、pn層間にi型のダイヤモンドなどの絶縁体層を挿入したpin型の素子を形成した。作製手順はp型のダイヤモンド層を形成する前にi型のダイヤモンド層（膜厚：1μm程度）を形成する以外は、上記第5の実施例と同様である。

【0104】以上のような方法で作製した電子放出素子に電圧を印加して電流-電圧特性を評価した結果、pin接合ダイオードとして動作していることが確認された。さらに本電子放出素子を $10^{-9}$  Torr程度の真空中に設置し、順方向バイアスを印加してその電子放出特性を測定した結果、素子に流れるダイオード電流に対する放出電流の割合（放出効率）は0.1~10%程度であり、従来よりも効率的に電子が放出されていることを確認することができた。

【0105】またi層として他の材料、例えば二酸化シリコン膜を用いた場合などにおいても、同様の結果が得られた。

【0106】

【第7の実施例】ダイヤモンド層の表面構造制御の方法として、ダイヤモンドの所定の領域に波長が200nm以下の真空紫外光の照射を行なった。まず表面に酸素が結合したダイヤモンド層を準備した。このダイヤモンド層の電子親和力状態を評価した結果、正の電子親和力状態であることがわかった。そこで $10^{-7}$  Torr程度の真空雰囲気中あるいは水素雰囲気中で正の電子親和力を有するダイヤモンド層の一部に波長が200nm以下の真空紫外光を照射した。その際の真空紫外光の照射量としては照射レート等に依存するため特に限定はされないが、本実施例では1秒当たり $10^{11}$ 個のフォトンで15分間照射した。その結果、真空紫外光が照射された領域の最表面炭素と酸素との結合が切れ、水素との結合に変わっていることが確認された。すなわち、ダイヤモンド層表面の結合状態を変えることによって電子親和力の状態が正から負に変わっていることがわかった。このプロセスを用いることによって、エミッターとなる電子放出領域を制御することが可能であることが確認された。

【0107】

【第8の実施例】ダイヤモンド層の表面構造制御の方法として、ダイヤモンド層の所定の領域を水素ガスを放電分解して得られるプラズマに晒した。まず表面に酸素が結合したダイヤモンド層を準備した。このダイヤモンド層は、上記のように正の電子親和力状態である。そこで水素ガスのECR放電プラズマに正の電子親和力を有するダイヤモンド層の一部を晒した。その際の水素プラズマ照射時間としては20秒間である。その結果、水素プラズマに晒された領域の最表面炭素は、水素との結合に変わっていることが確認された。すなわち、ダイヤモンド層表面の結合状態を変えることによって電子親和力の状態が正から負に変わっていることがわかった。このプロセスを用いることによって、エミッターとなる電子放出領域を制御することが可能であることが確認された。

【0108】また水素ガスのECR放電プラズマに晒す時間を変えた場合や水素ガスをアルゴンや窒素で10%程度に希釈した場合、他の方法で形成した水素プラズマに晒した場合などにおいても、同様の結果が得られた。

【0109】

【第9の実施例】ダイヤモンド層の表面構造制御の方法として、加熱したダイヤモンド層を水素ガス中に晒した。まず表面に酸素が結合したダイヤモンド層を準備した。このダイヤモンド層は、上記のように正の電子親和力状態である。そこで水素ガスを流した円筒形の容器内に正の電子親和力を有するダイヤモンド層を設置し、600℃まで加熱した。その際の処理時間としては10分間である。その結果、水素雰囲気中で加熱されたダイヤモンド層の最表面炭素は、水素との結合に変わっていることが確認された。すなわち、ダイヤモンド層表面の結合状態を変えることによって電子親和力の状態が正から負に変わっていることがわかった。このプロセスを用いることによって、エミッターとなる電子放出領域を制御することが可能であることが確認された。

【0110】また容器に流す水素ガスをアルゴンや窒素で10%程度に希釈した場合や加熱温度を400~900℃の範囲で変化された場合などにおいても同様の結果が得られた。

【0111】

【第10の実施例】ダイヤモンド層の表面構造制御の方法として、ダイヤモンド層の所定の領域を酸素ガスを放電分解して得られるプラズマに晒した。まず表面に水素が結合したダイヤモンド層を準備した。このダイヤモンド層の電子親和力状態を評価した結果、上記のように負の電子親和力状態であることがわかった。そこで酸素ガスのECR放電プラズマに負の電子親和力を有するダイヤモンド層の一部を晒した。その際の酸素プラズマ照射時間としては20秒間である。その結果、酸素プラズマに晒された領域の最表面炭素は、酸素との結合に変わっていることが確認された。すなわち、ダイヤモンド層表面

の結合状態を変えることによって電子親和力の状態が負から正に変わっていることがわかった。このプロセスを用いることによって、エミッターとなる電子放出領域を制御することが可能であることが確認された。

【0112】また酸素ガスのECR放電プラズマに晒す時間を変えた場合や酸素ガスをアルゴンや窒素で10%程度に希釈した場合、他の方法で形成した酸素プラズマに晒した場合などにおいても、同様の結果が得られた。

【0113】

【第1の実施例】ダイヤモンド層の表面構造制御の方法として、加熱したダイヤモンド層を酸素ガス中に晒した。まず表面に水素が結合したダイヤモンド層を準備した。このダイヤモンド層は、上記のように負の電子親和力状態である。そこで酸素ガスを流した円筒形の容器内に負の電子親和力を有するダイヤモンド層を設置し、600℃まで加熱した。その際の処理時間としては10分間である。その結果、酸素雰囲気中で加熱されたダイヤモンド層の最表面炭素は、酸素との結合に変わっていることが確認された。すなわち、ダイヤモンド層表面の結合状態を変えることによって電子親和力の状態が負から正に変わっていることがわかった。このプロセスを用いることによって、エミッターとなる電子放出領域を制御することが可能であることが確認された。

【0114】また容器に流す酸素ガスをアルゴンや窒素で10%程度に希釈した場合や加熱温度を400～650℃の範囲で変化された場合などにおいても同様の結果が得られた。

【0115】

【発明の効果】以上のように本発明の電子放出素子によれば、ダイヤモンド層を用いて形成される電子放出素子であって、電極層と電子供給層とダイヤモンド層を有する積層構造を含み、電子供給層に電界を印加することにより、ダイヤモンドの伝導帯に効率的に電子を供給し、低電圧、低温で容易に外部に電子を取り出すことが可能となる。

【図面の簡単な説明】

【図1】 本発明の電極層と電子供給層とダイヤモンド層とを含む積層構造からなる電子放出素子の一実施形態を示す図である。

\* 図

\* 【図2】 本発明の電極層と電子供給層とダイヤモンド層と絶縁体層とを含む積層構造からなる電子放出素子の一実施形態を示す図である。

【図3】 本発明のダイヤモンド層を用いたMIS型電子放出素子の一実施形態を示す図である。

【図4】 A、Bは、本発明のダイヤモンド層を用いたMIS型電子放出素子のエネルギーバンドを示す模式図である。

【図5】 本発明のダイヤモンド層を用いたpn接合型電子放出素子の一実施形態を示す図である。

【図6】 A、Bは、本発明のダイヤモンド層を用いたpn接合型電子放出素子のエネルギーバンドを示す模式図である。

【図7】 本発明のダイヤモンド層を用いたMIS型電子放出素子の一実施例を示す断面図である。

【図8】 A～8Fは、本発明のダイヤモンド層を用いたMIS型電子放出素子の一実施例を形成するためのプロセスを示す図である。

【図9】 本発明のダイヤモンド層を用いたpn接合型電子放出素子の一実施例を示す断面図である。

【図10】 A～Fは、本発明のダイヤモンド層を用いたpn接合型電子放出素子の一実施例を形成するためのプロセスを示す図である。

【符号の説明】

11a, 11b, 11c, 21a, 21b, 21c, 35, 52, 55, 75, 92, 95 電極層

12, 22 電子供給層

13, 23 ダイヤモンド層

14, 24 ダイヤモンド層の表面

15, 26 放出電子

25 絶縁体層

31, 51, 91 基材

32, 71 電極層 (ショットキー電極)

33 絶縁体層 (電子供給層)

34, 54, 73, 94 p型のダイヤモンド層

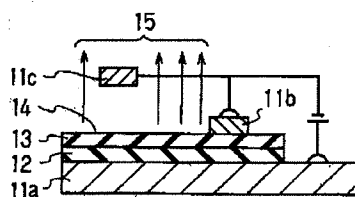
53 n型のダイヤモンド層

72 電子供給層絶縁体層 (i型のダイヤモンド層)

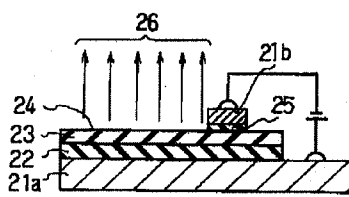
74 基材 (導電性)

93 電子供給層n型の半導体層 (n型のダイヤモンド層)

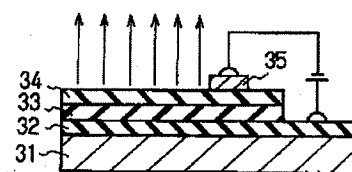
【図1】



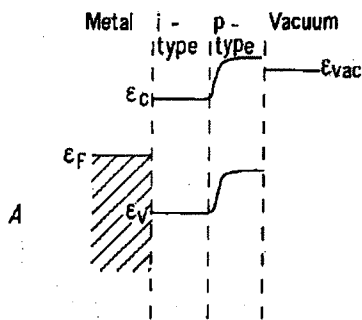
【図2】



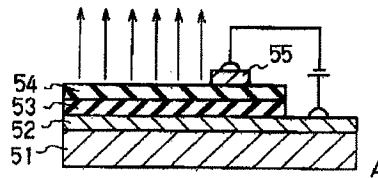
【図3】



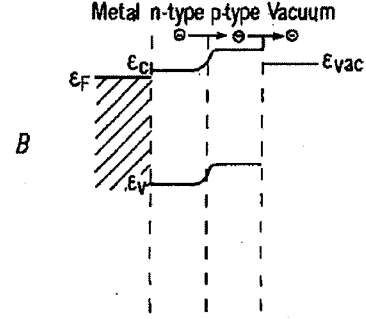
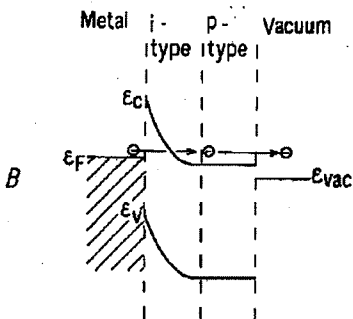
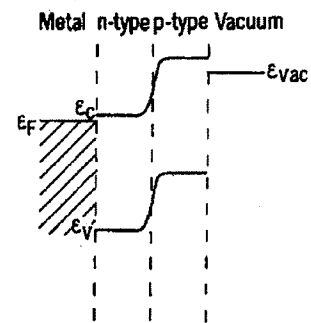
【図4】



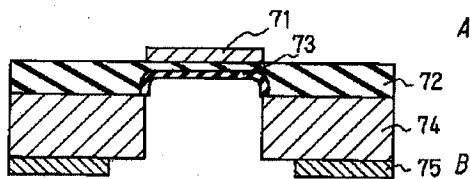
【図5】



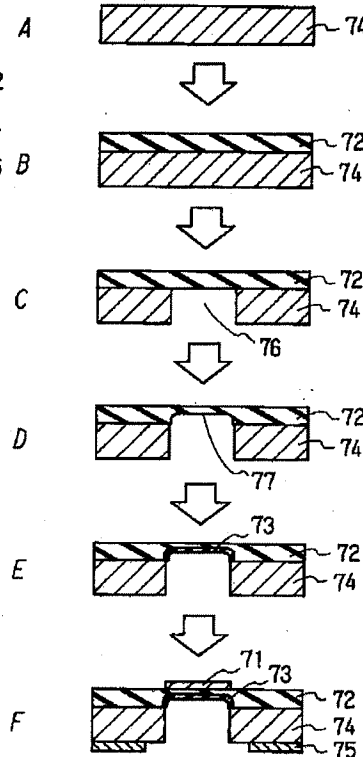
【図6】



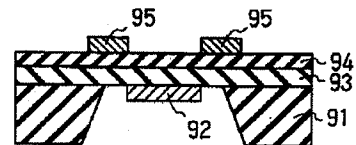
【図7】



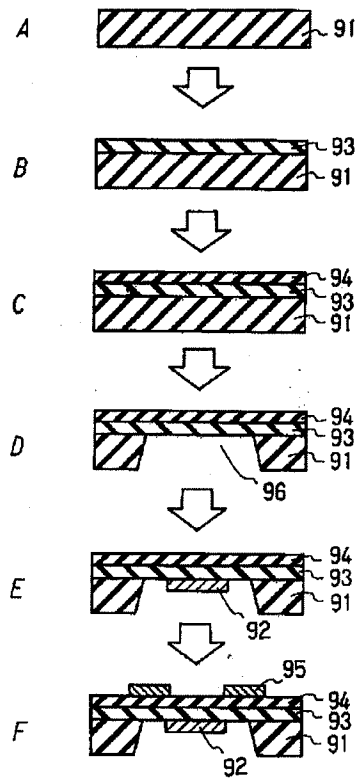
【図8】



【図9】



【図10】




---

フロントページの続き

(72)発明者 八田 章光  
大阪府吹田市片山町2丁目2番地17号

(72)発明者 栄森 信広  
愛知県刈谷市小山町4丁目18番地 第2小山寮

(72)発明者 北島 真  
大阪府門真市大字門真1006番地 松下電器産業株式会社内



【公報種別】特許法第17条の2の規定による補正の掲載  
 【部門区分】第7部門第1区分  
 【発行日】平成13年3月16日(2001. 3. 16)

【公開番号】特開平9-320450  
 【公開日】平成9年12月12日(1997. 12. 12)  
 【年通号数】公開特許公報9-3205  
 【出願番号】特願平9-72358  
 【国際特許分類第7版】

H01J 1/30  
 9/02

【FI】

H01J 1/30 A  
 9/02 B

【手続補正書】

【提出日】平成12年2月25日(2000. 2. 25)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正内容】

【書類名】明細書

【発明の名称】電子放出素子及びその製造方法

【特許請求の範囲】

【請求項1】 ダイヤモンド層を用いて形成される電子放出素子であって、電極層と少なくとも絶縁体層を含んだ電子供給層とダイヤモンド層とを含む積層構造を有し、前記電子供給層をから前記ダイヤモンド層に電子を供給することを特徴とする電子放出素子。

【請求項2】 電極層が2層存在し、前記2層の電極層で少なくとも電子供給層を挟んだ構造である請求項1に記載の電子放出素子。

【請求項3】 電極層が2層存在し、前記2層の電極層で少なくとも電子供給層とダイヤモンド層とを挟んだ構造である請求項1に記載の電子放出素子。

【請求項4】 電極層が2層存在するとともにさらに絶縁体層を含み、前記2層の電極層で少なくとも電子供給層とダイヤモンド層と絶縁体層を挟んだ構造である請求項1に記載の電子放出素子。

【請求項5】 2つの異なる電極層間に電圧を印加することによって、前記2つの電極に挟まれている電子供給層に電界を印加する請求項2, 3又は4に記載の電子放出素子。

【請求項6】 2つの異なる電極層間に印加する電圧が100V以下で動作する請求項5に記載の電子放出素子。

【請求項7】 ダイヤモンド層の厚さが5 $\mu$ m以下である請求項1に記載の電子放出素子。

【請求項8】 ダイヤモンド層に少なくとも電気抵抗率

$1 \times 10^4 \Omega \cdot \text{cm}$ 以下の導電層を含んでいる請求項1に記載の電子放出素子。

【請求項9】 ダイヤモンド層の電子放出面の面積が1平方 $\mu$ m以上である請求項1に記載の電子放出素子。

【請求項10】 ダイヤモンド層が少なくともp型のダイヤモンド層を含んでいる請求項1に記載の電子放出素子。

【請求項11】 p型のダイヤモンド層中のホウ素(B)原子濃度が $1 \times 10^{16}$ 個/ $\text{cm}^3$ 以上である請求項10に記載の電子放出素子。

【請求項12】 ダイヤモンド層に含まれるp型のダイヤモンド層の電気抵抗率が $1 \times 10^4 \Omega \cdot \text{cm}$ 以下である請求項10に記載の電子放出素子。

【請求項13】 ダイヤモンド層の電子放出表面が、C、S、Ni、Ti、W、H及びアモルファス炭素(amorphous-C)から選ばれる少なくとも一つの物質で被覆されている請求項1に記載の電子放出素子。

【請求項14】 ダイヤモンド層の電子放出面を被覆している物質の付着原子密度が、 $1 \times 10^{17}$  atoms/ $\text{cm}^2$ 以下である請求項13に記載の電子放出素子。

【請求項15】 電極層が金属であり、電子供給層が絶縁体層であり、ダイヤモンド層がp型のダイヤモンド層を含むMIS(metal-insulator-semiconductor)構造であり、前記MIS構造に順方向バイアスを印加して、電子を前記p型のダイヤモンド層に供給する請求項1に記載の電子放出素子。

【請求項16】 電子供給層の絶縁体層がi型のダイヤモンド層である請求項15に記載の電子放出素子。

【請求項17】 p型のダイヤモンド層の厚さが5 $\mu$ m以下である請求項16に記載の電子放出素子。

【請求項18】 p型のダイヤモンド層に含まれるホウ素(B)原子濃度が、 $1 \times 10^{16}$ 個/ $\text{cm}^3$ 以上である請求項15に記載の電子放出素子。

【請求項19】 p型のダイヤモンド層の電気抵抗率

が、 $1 \times 10^4 \Omega \cdot \text{cm}$ 以下である請求項15に記載の電子放出素子。

【請求項20】 i型のダイヤモンド層の電気抵抗率が、 $1 \times 10^4 \Omega \cdot \text{cm}$ 以上である請求項16に記載の電子放出素子。

【請求項21】 絶縁体層の電気抵抗率が、 $1 \times 10^4 \Omega \cdot \text{cm}$ 以上である請求項15に記載の電子放出素子。

【請求項22】 電子供給層が、n型の半導体層及びi型の半導体層を含み、ダイヤモンド層がp型のダイヤモンド層を含むpin構造であり、前記pin構造に順方向バイアスを印加する請求項1に記載の電子放出素子。

【請求項23】 p型ダイヤモンド層の厚さが $5 \mu\text{m}$ 以下である請求項22に記載の電子放出素子。

【請求項24】 p型ダイヤモンド層に含まれるホウ素(B)原子濃度が $1 \times 10^{16}$ 個/ $\text{cm}^3$ 以上である請求項22に記載の電子放出素子。

【請求項25】 p型のダイヤモンド層の電気抵抗率が、 $1 \times 10^4 \Omega \cdot \text{cm}$ 以下である請求項22に記載の電子放出素子。

【請求項26】 n型の半導体層の電気抵抗率が、 $1 \times 10^4 \Omega \cdot \text{cm}$ 以下である請求項22に記載の電子放出素子。

【請求項27】 i型の半導体層の電気抵抗率が $1 \times 10^4 \Omega \cdot \text{cm}$ 以上である請求項22に記載の電子放出素子。

【請求項28】 電子が放出されるエミッター部分がp型のダイヤモンド層の表面である請求項15または22に記載の電子放出素子。

【請求項29】 p型のダイヤモンド層の最表面の炭素原子が水素原子との結合によって終端された構造である請求項28に記載の電子放出素子。

【請求項30】 p型のダイヤモンド層の最表面の炭素原子と結合した水素原子の量が、 $1 \times 10^{15}$ 個/ $\text{cm}^2$ 以上である請求項29に記載の電子放出素子。

【請求項31】 電子が放出されるエミッター部分がp型ダイヤモンド層と前記p型ダイヤモンド層と接する層の界面近傍である請求項15または22に記載の電子放出素子。

【請求項32】 p型のダイヤモンド層としてダイヤモンドの表面導電層を用いる請求項15または22に記載の電子放出素子。

【請求項33】 ダイヤモンドの表面導電層の構造としてダイヤモンド層の最表面の炭素原子が水素原子との結合によって終端された構造である請求項32に記載の電子放出素子。

【請求項34】 ダイヤモンド層の最表面の炭素原子と結合した水素原子の量が、 $1 \times 10^{15}$ 個/ $\text{cm}^2$ 以上である請求項33に記載の電子放出素子。

【請求項35】 電子放出素子の構造が、幅 $5 \mu\text{m}$ 以下の細線状である請求項15または22に記載の電子放出素子。

【請求項36】 ダイヤモンド層が気相合成法によって

形成されている請求項15または22に記載の電子放出素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子線を放出する電子放出素子に関し、特にダイヤモンド層を用いて形成される電子放出素子及びその製造方法に関する。

【0002】

【従来の技術】従来の電子放出素子は、タングステン(W)等の材料を高温に加熱して電子を引き出す熱陰極が用いられてきた。近年、その様な電子銃に代わる電子線源として、冷陰極タイプの微小電子放出素子が注目されている。このようなタイプの電子放出素子としては、一般的には電界放出型のものやpn及びショットキー接合を用いたアバランシェ増幅型のものなどが報告されている。

【0003】電界放出型の電子放出素子は、引き出し電極に電圧をかけて電界を印加することにより、シリコン(Si)やモリブデン(Mo)などの高融点金属などで作製されたコーン状のエミッター部から電子を放出させるものであり、微細加工技術を用いることによって小型化を図ることができるなどの特徴を有している。

【0004】それに対し半導体材料を用いたアバランシェ増幅型のものは、pn及びショットキー接合部分に逆バイアス電圧を印加してアバランシェ増幅を起こすことにより電子をホット化し、エミッター部分より電子を放出するものである。

【0005】このような電子放出素子の材料として要求される特性は、1)比較的小さな電界で電子を放出し易いこと、即ちその物質の電子親和力が小さいこと、2)安定な電子放出特性を維持するために、エミッター部表面が化学的に安定なこと、3)耐摩耗性や耐熱性に優れていることなどがある。

【0006】そのような観点で従来技術をみた場合、電界放出型素子は放出電流量のエミッター部形状依存性が大きく、その作製、制御が非常に困難であると共に、用いられている材料の表面安定性の点で課題があった。またこの方式では、個々の素子は点の電子放出源であり、面状の電子放出流を得ることは困難であった。

【0007】またアバランシェ増幅型は、一般的に非常に大きな電流量を素子に印加する必要があるので素子の発熱が起り、そのため電子放出特性が不安定になったり素子寿命が短くなったりするといった問題点があった。またアバランシェ増幅型ではエミッター部表面にセシウム層等を設けることによって電子放出部分の仕事関数を小さくしているが、セシウム等の仕事関数が小さい材料は化学的に不安定であるため表面状態が安定でない、すなわち電子放出特性が安定でないといった問題点もあった。以上のようにこれまで用いられてきた材料および構造は、電子放出素子に要求される特性を十分に満

たすものではなかった。

【0008】これに対しダイヤモンドは、広禁制帯幅(5.5 eV)を有する半導体材料であり、その特性は高硬度、耐摩耗性、高热伝導率、化学的に不活性であるなど電子放出素子材料として非常に適している。またダイヤモンドは、その表面状態を制御することによって、伝導帯端のエネルギー準位が真空のエネルギー準位よりも高くなる、すなわち負の電子親和力の状態にすることが可能である。すなわちダイヤモンド層の伝導帯に電子を注入してやれば、容易に電子を放出させることが可能になるといった利点を有している。加えてダイヤモンドは、一般に炭素系ガス種と水素ガスを原料ガスとした気相合成法で容易に形成することが可能であり、製造的な面でも優位性を持っている。しかし、金属とダイヤモンドの伝導帯のエネルギーバンドが大きく異なるため、単に電極をダイヤモンド層に接触させることにより、ダイヤモンドの伝導帯に電子を供給することは容易ではない。これまでダイヤモンドの伝導帯に効率的に電子を供給する方法や構造については詳しく検討されておらず、ダイヤモンドの伝導帯に電子を供給し放出させるような電子放出素子は実現されていなかった。

【0009】

【発明が解決しようとする課題】本発明は、従来技術における前記課題を解決するため、効率的に電子線を放出する電子放出素子を提供することを目的とする。また2つの異なる電極層で、少なくとも電子供給層やダイヤモンド層を挟んだ構造を形成することにより、容易に電子線を放出する電子放出素子を提供することを目的とする。

【0010】

【課題を解決するための手段】前記目的を達成するため、本発明の電子放出素子は、ダイヤモンド層を用いて形成される電子放出素子であって、電極層と少なくとも絶縁体層を含んだ電子供給層とダイヤモンド層とを含む積層構造を有し、前記電子供給層をから前記ダイヤモンド層に電子を供給することを特徴とする。

【0011】前記電子放出素子においては、金属による電極層と、絶縁体層による電子供給層と、ダイヤモンド層がp型のダイヤモンド層を含むMIS(metal-insulator-semiconductor)構造であり、前記MIS構造に順方向バイアスを印加して、電子を前記p型のダイヤモンド層に供給することが好ましい。

【0012】また前記電子放出素子においては、電極層が金属であり、電子供給層がn型の半導体層及びi型の半導体層を含み、ダイヤモンド層がp型のダイヤモンド層を含むpin構造であり、前記pin構造に順方向バイアスを印加することが好ましい。

【0013】また前記電子放出素子においては、ダイヤモンド層の厚さが $5\mu\text{m}$ 以下であることが好ましい。さらに好ましくは、ダイヤモンド層の厚さは $0.05\mu\text{m}$ 以上

$1\mu\text{m}$ 以下である。

【0014】また、ダイヤモンド層が少なくともp型のダイヤモンド層を含んでいることが好ましい。また、p型のダイヤモンド層の電気抵抗率が $1\times 10^4\Omega\cdot\text{cm}$ 以下であることが好ましい。さらに好ましくは、p型のダイヤモンド層の電気抵抗率は $1\times 10^{-2}\Omega\cdot\text{cm}$ 以上 $1\times 10^2\Omega\cdot\text{cm}$ 以下である。

【0015】

【発明の実施の形態】背景技術の項に記載した様に、ダイヤモンドは負の電子親和力を有し、電子放出素子材料として適したものであるが、電子を放出させるためにはエミッターとなる領域であるダイヤモンドの伝導帯に電子を供給する必要がある。また電子を容易に放出させるためには、エミッター部の表面状態を制御する必要もある。すなわち、ダイヤモンド層を用いた高効率電子放出素子を形成するには、(1)エミッター領域への電子の供給方法、並びに(2)エミッター部表面の制御方法が重要となる。

【0016】前記本発明の実施形態によれば、ダイヤモンド層を用いて形成される電子放出素子であって、電極層と少なくとも絶縁体層を含んだ電子供給層とダイヤモンド層とを含む積層構造からなるため、以下のような作用を発揮する。

【0017】図1は本実施形態を示す素子の概略図である。2つの異なる電極層11a、11b間にバイアスを印加することによって、挟まれた電子供給層12及びダイヤモンド層13に電界を印加することが容易に可能となる。その際、印加バイアスの大きさを制御することにより、適当な電界を電子供給層12に与えることができる。その結果、電子を一方の電極層11aから電子供給層12、更に電子供給層12からダイヤモンド層13に容易に注入することが可能となると共に、ダイヤモンド層の表面14の状態を制御することによって負の電子親和力の状態にすることができるので、効率的に電子を外部に取り出すことが可能となる。負の電子親和力を持つ様なダイヤモンド層の表面14の状態は、特に限定されるものではないが、ダイヤモンド層13の最表面の炭素原子に水素原子を結合させることによって容易に実現される。また電子供給層としては、特に限定されるものではないが、絶縁性のダイヤモンドや絶縁体層などが用いられる。

【0018】この様な実施形態の場合、電子供給層12に電界がかかりダイヤモンド層13に電子が供給されればよいので、必ずしも図1の電極11bの様にダイヤモンド層13に接している必要はなく、電極11cの様に間隔をもってダイヤモンド層側の空間に設置されてもよい。この実施形態においては、以下のような作用を発揮する。すなわち、何らかの方法、例えばトンネリング注入、光励起、熱励起などの方法で電極層11aより電子供給層12に電子を注入すると、電子供給層12からダイヤモンド層13の伝導帯に電子が供給される。この様にして負の電子親

和力を有するダイヤモンドの伝導帯に供給された電子は、ダイヤモンド層表面14から容易に外部に取り出される。その結果、従来よりも小さなエネルギーで効率的に放出電子（矢印15で示す）を得ることが可能となる。

【0019】また前記の実施形態では、2つの電極11a、bによって少なくとも電子供給層12とダイヤモンド層13を挟んでいたが、電子供給層に電界がかかりダイヤモンド層に電子が供給されればよいので、電子供給層のみに電圧を印加しても、本発明の電子放出素子は実現できる。この場合は2つの電極層の配置は、電子供給層のみを挟んだ構造となる。ダイヤモンド層は電子供給層と接して電極と同じ電子放出面側に形成される。

【0020】またこれらの実施形態において用いられるダイヤモンド層13としては、フェルミレベルが価電子帯端近傍に存在するため伝導帯端のレベルが真空準位よりも高くなる負の電子親和力状態が顕著になるp型のダイヤモンド層が適しており、その厚さ及び電気抵抗率値は、 $5\mu\text{m}$ 以下及び $1\times 10^4\Omega\cdot\text{cm}$ 以下、さらに望ましくは $1\mu\text{m}$ 以下及び $1\times 10^3\Omega\cdot\text{cm}$ 以下である。その理由は、膜厚が上記のように薄い場合は電子供給層12からダイヤモンド層13の伝導帯に供給された電子は容易にダイヤモンド層の表面14に到達し、外部に放出電子15として取り出されるが、膜厚が厚くなると表面に到達する前に価電子帯に遷移したり電極に引きつけられたりして放出効率が低下するためである。また電気抵抗率値は、上記の値より大きい場合はダイヤモンドのフェルミレベルが禁制帯の中央に近づき、負の電子親和力特性が低下してしまう。さらに電気抵抗率値が高い場合には、相対的に電子供給層に印加される電界の割合が減少するため、電子の供給効率が低下してしまう。

【0021】また前記p型のダイヤモンド層に含まれているホウ素(B)原子濃度としては、 $1\times 10^{16}$ 個/ $\text{cm}^3$ 以上 $1\times 10^{20}$ 個/ $\text{cm}^3$ 以下であり、さらに望ましくは $1\times 10^{17}$ 個/ $\text{cm}^3$ 以上である。このような値は、p型のダイヤモンド層の形成条件を制御することにより容易に実現される。上記ホウ素原子濃度以下の場合には、ダイヤモンド層の電気抵抗率値が大きい場合に対応し、素子効率が低下する。

【0022】また前記ダイヤモンド層の電子放出表面は、水素によって終端されていると負の電子親和力性が優れており、Cs、Ni、W、a-C（aはアモルファスを示す）等により被覆されている場合でも電子放出素子として機能する。その付着原子密度としては、 $1\times 10^{15}$ atoms/ $\text{cm}^2$ 以上 $1\times 10^{17}$ atoms/ $\text{cm}^2$ 以下が適している。また、水素で終端されたダイヤモンド表面は一般的に導電性を有しており、この表面導電層もダイヤモンドの電子放出表面として有効である。

【0023】さらに電極間に印加するバイアス範囲としては、電子供給層12及びダイヤモンド層13の厚さや電気抵抗値にも依存するが、0.1V以上100V以下で動作する電

子放出素子が実現できる。

【0024】また前記本発明の他の実施形態によれば、ダイヤモンド層を用いて形成される電子放出素子であって、少なくとも電極層と電子供給層とダイヤモンド層と前記ダイヤモンド層と接して積層された絶縁体層とを含んだ構造からなることを特徴とするため、以下のような作用を奏することができる。

【0025】図2は本実施形態を示す素子の概略図である。2つの異なる電極層21a、21b間にバイアスを印加することによって、挟まれた電子供給層22とダイヤモンド層23に電界を印加することが容易に可能となる。その際、印加バイアスの大きさを制御することにより、適当な電界を電子供給層22に与えることができる。その結果、電子を一方の電極層21aから電子供給層22、更に電子供給層22からダイヤモンド層23に容易に注入することが可能となると共に、注入された電子のうち外部に取り出されずに他方の電極21bに流れていた部分を絶縁体層25によって抑制することができるので、負の電子親和力を持つダイヤモンド層の表面24から効率的に電子（矢印26で示す）を取り出すことが可能となる。

【0026】2つの電極間の印加バイアス範囲としては、前記と同様電子供給層22及びダイヤモンド層23の厚さや電気抵抗値にも依存するが、0.1V以上100V以下で電子が供給され、ダイヤモンド層表面から電子が放出される。

【0027】また本発明において用いられるダイヤモンド層としては、前記と同様にp型のダイヤモンド層が適しており、望まれる特性についても同じである。

【0028】また絶縁体層25としては、電子供給層22に印加される電界量に影響を与えずに、かつ電極層21bへの電流を遮断する程度の厚さ及び電気抵抗率を有するものが適している。具体的には $1\mu\text{m}$ 以下の厚さで、かつ $1\times 10^4\Omega\cdot\text{cm}$ 以上 $1\times 10^{12}\Omega\cdot\text{cm}$ 以下が好ましく、さらに $1\times 10^8\Omega\cdot\text{cm}$ 以上の電気抵抗率を有するものが望ましい。膜厚が厚くなると電極間21a、b間に印加した電界のうち、絶縁体層25にかかる割合が増加するため、電子供給層からの電子の供給効率が減少するためである。上記絶縁体層25の材質等については、特に限定されるものではないが、絶縁性のダイヤモンド層や二酸化シリコン層等がよく用いられる。

【0029】本発明においてダイヤモンド層が、少なくともp型のダイヤモンド層を含んだという好ましい例によれば、前記のような理由で電子放出素子に適する。また本発明の実施形態において、ダイヤモンド層に含まれるp型のダイヤモンド層の厚さ及び抵抗率が $0.05\mu\text{m}$ 以上 $5\mu\text{m}$ 以下及び $1\times 10^{-2}\Omega\cdot\text{cm}$ 以上 $1\times 10^4\Omega\cdot\text{cm}$ 以下、さらに望ましくは $1\mu\text{m}$ 以下及び $1\times 10^2\Omega\cdot\text{cm}$ 以下であるという好ましい例によれば、より低エネルギーでの電子放出が可能となる。

【0030】さらに前記本発明の実施形態によれば、ダ

ダイヤモンド層を用いて形成される電子放出素子であって、電極層、i型のダイヤモンド層等の絶縁体による電子供給層、p型のダイヤモンド層からなるMIS構造に順方向バイアスを印加して、前記電子供給層を介して電子を前記p型のダイヤモンド層に供給することにより、以下のような作用を発揮する。すなわち、前記MIS構造に適当な順方向バイアスを印加することによって電子は金属などの電極層より、金属/絶縁体層界面に存在するショットキー障壁をトンネリングし、p型のダイヤモンド層に効率的に注入されると共に、注入された電子は負の電子親和力状態のp型のダイヤモンド層表面等より容易に外部に放出させることができる。

【0031】図3に本発明に係る電子放出素子の実施形態を示した図を示す。本実施形態では、電子供給層（絶縁体層）33としてi型のダイヤモンド層を用いており、電極層32との界面にはショットキー障壁が形成されている。またi型のダイヤモンド層上には表面状態を制御して負の電子親和力状態となっているp型のダイヤモンド層34が積層されている。そして前記p型のダイヤモンド層34の表面の一部には、素子にバイアスを印加するための電極層35が形成されている。

【0032】図4は、前記実施形態のエネルギーバンドの様子を模式的に示した図である。図4中のMetalは金属電極層32を示し、i-type, p-typeはそれぞれ電子供給層（絶縁体層：i型のダイヤモンド層）33、p型のダイヤモンド層34を示す。また $\epsilon_c$ 、 $\epsilon_v$ 、 $\epsilon_f$ 、 $\epsilon_{vac}$ はそれぞれ伝導帯端、価電子帯端、フェルミレベル、真空準位のエネルギー準位を示している。

【0033】平衡状態（印加バイアス：0、図4A）では、p型のダイヤモンド層34の表面は負の電子親和力状態であるものの、伝導帯中に少数キャリアである電子が存在しないため外部に電子を放出することはできない。しかしながら、適当な順方向バイアスを印加した状態

（図4B）では、バイアスの大部分が電子供給層（絶縁体層）33に印加されるためバンドが図のように曲がった結果、金属/絶縁体層の界面に存在するショットキー障壁幅が薄くなり、電極層32から電子がトンネリング現象によってp型のダイヤモンド層34の伝導帯中に注入される。この注入の度合いは、電極層/絶縁体層界面のショットキー障壁のエネルギー高さ（ $\Delta\epsilon = \epsilon_c - \epsilon_f$ ）または障壁幅に大きく依存するが、電子供給層（絶縁体層）33を適度な薄さにすることで効率的に注入することが可能となる。p型のダイヤモンド層34に注入された電子は拡散等により、電子が放出されるエミッター部へ移動し、p型のダイヤモンド層34の表面が負の電子親和力（ $\epsilon_v > \epsilon_{vac}$ ）を有することから外部へ放出される。この様に適切な厚さを有する電極層32、電子供給層（絶縁体層：i型のダイヤモンド層）33、p型のダイヤモンド層34からなるMIS構造に順方向バイアスを印加することによって、安定に効率よく放出電子を得ることができ

る。上記説明では電子供給層（絶縁体層）33として、i型のダイヤモンド層を用いたが、これに限定されるものではなく、二酸化シリコン層等を用いることも可能である。また電極層32に用いる材料としては特に限定されるものではないが、一般的にアルミニウム（Al）やタングステン（W）が用いられる。

【0034】本発明において、p型のダイヤモンド層の厚さが $5\mu\text{m}$ 以下、望ましくは $1\mu\text{m}$ 以下であるという好ましい例によれば、注入された電子を効率的に負の電子親和力状態である表面まで供給することが可能となる。また本発明において、p型のダイヤモンド層に含まれるホウ素原子濃度が $1 \times 10^{16}$ 個/ $\text{cm}^3$ 以上 $1 \times 10^{20}$ 個/ $\text{cm}^3$ 以下、望ましくは $1 \times 10^{17}$ 個/ $\text{cm}^3$ 以上であるという好ましい例によれば、素子構成に適したp型のダイヤモンド層を得ることができる。また本発明において、p型のダイヤモンド層の抵抗率が $1 \times 10^{-2}\Omega \cdot \text{cm}$ 以上 $1 \times 10^4\Omega \cdot \text{cm}$ 以下、さらに望ましくは $1 \times 10^2\Omega \cdot \text{cm}$ 以下であるという好ましい例によれば、抵抗による損失分を抑制することが可能となる。

【0035】また本発明において、電子供給層（絶縁体層）として用いるi型のダイヤモンド層などの電気抵抗率が $1 \times 10^4\Omega \cdot \text{cm} \sim 1 \times 10^{12}\Omega \cdot \text{cm}$ 、望ましくは $1 \times 10^8\Omega \cdot \text{cm}$ 以上であるという好ましい例によれば、印加されたバイアスを効率的に高抵抗領域にかけることができるので、トンネリングによる電子の注入が容易になる。

【0036】図5は、参考例に係る電子放出素子の例を示した図である。この例では、電極層52上にn型の半導体層による電子供給層53としてn型のダイヤモンド層が形成されている。またn型のダイヤモンド層53上には、表面状態を制御して負の電子親和力状態となっているp型のダイヤモンド層54が積層されている。そして前記p型ダイヤモンド層54の表面の一部には、素子にバイアスを印加するための電極層55が形成されている。

【0037】図6A、図6Bは前記参考例のエネルギーバンドの様子を模式的に示した図である。図6A、図6B中のMetalは金属電極層52を示し、n-type、p-typeはそれぞれ電子供給層（n型の半導体層：n型のダイヤモンド層）53、p型のダイヤモンド層54を示す。平衡状態（印加バイアス：0、図6A）では、p型のダイヤモンド層54は負の電子親和力状態であるものの、伝導帯中に電子が存在しないため電子を放出することはできない。しかしながら適当な順方向バイアスを印加した状態（図6B）では、電子がn型の半導体層53（n型のダイヤモンド層）よりp型のダイヤモンド層54の伝導帯中に注入されるため、注入された電子は拡散等により、エミッター部へ移動しp型のダイヤモンド層54より外部へ放出される。この様に適切な厚さを有する電極層52、n型の半導体層53（n型のダイヤモンド層）、p型のダイヤモンド層54からなるpn構造に順方向バイアスを印加することによって、安定に効率よく放出電子を得ることができ

る。

【0038】また前記本発明によれば、ダイヤモンド層を用いて形成される電子放出素子であって、電極層、n型の半導体層及びi型の半導体層からなる電子供給層、p型のダイヤモンド層からなるpin構造に順方向バイアスを印加することを特徴とするため、n型の半導体層より、i型の半導体層のトンネリングを介してp型のダイヤモンド層に効率的に電子が注入されると共に、注入された電子は負の電子親和力状態のp型のダイヤモンド層表面等より容易に外部に放出させることができる。この様に適切な厚さを有する電極層、n型の半導体層、i型の半導体層、p型のダイヤモンド層からなるpin構造に順方向バイアスを印加することによって、安定に効率よく放出電子を得ることができる。

【0039】本発明において、p型のダイヤモンド層の厚さが $0.05\mu\text{m}\sim 5\mu\text{m}$ 、望ましくは $1\mu\text{m}$ 以下であるという好ましい例によれば、注入された電子を効率的に負の電子親和力状態である表面まで供給することが可能となる。また本発明において、p型のダイヤモンド層に含まれるホウ素原子濃度が $1\times 10^{16}\text{個}/\text{cm}^3\sim 1\times 10^{20}\text{個}/\text{cm}^3$ 、望ましくは $1\times 10^{17}\text{個}/\text{cm}^3$ 以上であるという好ましい例によれば、素子構成に適したp型のダイヤモンド層を得ることができる。また本発明において、p型のダイヤモンド層及びn型の半導体層の抵抗率が $1\times 10^{-2}\Omega\cdot\text{cm}\sim 1\times 10^4\Omega\cdot\text{cm}$ 、望ましくは $1\times 10^2\Omega\cdot\text{cm}$ 以下であるという好ましい例によれば、抵抗による損失分を抑制することが可能となる。

【0040】また本発明において、i型の半導体層の抵抗率が $1\times 10^4\Omega\cdot\text{cm}\sim 1\times 10^{12}\Omega\cdot\text{cm}$ 以上、望ましくは $1\times 10^8\Omega\cdot\text{cm}$ 以上であるという好ましい例によれば、印加されたバイアスを効率的に高抵抗領域にかけることができるので、トンネリングによる電子の注入が容易になる。

【0041】さらに本発明において、電子が放出されるエミッター部分がp型のダイヤモンド層の表面であるという好ましい例によれば、表面状態の制御によって容易に負の電子親和力状態を形成することができると共に、注入された電子を効率よく外部に取り出すことが可能となるので、効率的な電子放出素子を実現することが出来る。

【0042】さらに前記本発明において、p型のダイヤモンド層の最表面の炭素原子が水素原子との結合によって終端された構造であるという好ましい例によれば、簡便な方法で最表面の炭素原子に水素原子と結合した構造を形成できると共に、p型のダイヤモンドを非常に安定な負の電子親和力状態にすることができる。

【0043】さらに前記本発明において、p型のダイヤモンド層の最表面の炭素原子と結合した水素原子の量が $1\times 10^{15}\text{個}/\text{cm}^2\sim 1\times 10^{17}\text{個}/\text{cm}^2$ 、望ましくは $2\times 10^{15}\text{個}/\text{cm}^2$ 以上であるという好ましい例によれば、ほぼ全

ての最表面炭素原子が水素原子と結合するため、より安定な負の電子親和力状態を維持することができる。

【0044】さらに前記本発明において、電子が放出されるエミッター部分がp型のダイヤモンド層と前記p型のダイヤモンド層と接する層の界面近傍であるという好ましい例によれば、p型層伝導帯に注入された電子の拡散距離が短くなるので、より効率的な電子放出素子を実現することができる。

【0045】さらに前記本発明において、p型のダイヤモンド層としてダイヤモンドの表面導電層を用いるという好ましい例によれば、新たにp型のダイヤモンド層を形成する工程を経ることなく、容易に $1\mu\text{m}$ 以下の厚さのp型のダイヤモンド層として作用する層が得られるため、効率的な電子放出素子を簡便に実現することが出来る。

【0046】さらに前記本発明において、ダイヤモンドの表面導電層の構造としてダイヤモンド層の最表面の炭素原子が水素原子との結合によって終端された構造であるという好ましい例によれば、簡便な方法でp型のダイヤモンドを非常に安定な負の電子親和力状態にすることができる。

【0047】さらに前記本発明において、ダイヤモンド層の最表面の炭素原子と結合した水素原子の量が $1\times 10^{15}\text{個}/\text{cm}^2\sim 1\times 10^{17}\text{個}/\text{cm}^2$ 、望ましくは $2\times 10^{15}\text{個}/\text{cm}^2$ 以上であるという好ましい例によれば、ほぼ全ての最表面炭素原子が水素原子と結合するため、より安定な負の電子親和力状態を維持することができる。

【0048】さらに前記本発明において、ダイヤモンド層全体の厚さが $0.05\sim 5\mu\text{m}$ 以下、望ましくは $1\mu\text{m}$ 以下であるという好ましい例によれば、ダイヤモンド層内部で電子を失うことなく効率的に電子を放出させることが可能となる。

【0049】さらに前記本発明において、ダイヤモンド層を用いて形成される電子放出素子の構造が幅 $0.05\sim 5\mu\text{m}$ 、望ましくは $1\mu\text{m}$ 以下の細線状であるという好ましい例によれば、素子内部で電子を失うことなく効率的に電子を放出させることが可能となると共に、線状に電子を放出させることが可能となる。

【0050】さらに前記本発明において、ダイヤモンド層が気相合成法によって形成されるという好ましい例によれば、後工程として何ら処理をすることなく成長直後にダイヤモンド層表面に表面導電層を得ることが可能となる。

【0051】またダイヤモンド層を含む上記電子放出素子を形成し、p型のダイヤモンド表面から面状に電子を放出する平面電子放出素子の実現も可能である。従来のコーン状のエミッターにおいては電子放出は、突起部の先端でのみ起こるが、本発明のダイヤモンド層を含む電子放出素子は $1\text{平方}\mu\text{m}\sim 10000\text{平方}\mu\text{m}$ の面積からの面電子放出が確認された。

## 【0052】

【実施例】以下、実施例を用いて本発明をさらに具体的に説明する。

## 【0053】

【第1の実施例】まず $2 \times 2 \times 0.5 \text{ mm}$ のシリコン(Si)基板上に気相合成法によって、電子供給層である絶縁性のダイヤモンド層と、p型のダイヤモンド層を形成した。ダイヤモンド層の気相合成方法としては特に限定されるものではないが、一般的には原料ガスにメタン、エタン、エチレン、アセチレン等の炭化水素ガス、アルコール、アセトン等の有機化合物及び一酸化炭素などの炭素源を水素ガスで希釈したものを用い、その原料ガスにエネルギーを与えて分解することによって行なわれる。その際、さらに原料ガスに適宜酸素や水等を添加することもできる。本実施例においては、気相合成法の一つであるマイクロプラズマCVD法によって絶縁性及びp型のダイヤモンド層を形成した。マイクロ波プラズマCVD法は原料ガスにマイクロ波を印加することによってプラズマ化し、ダイヤモンドの形成を行なう方法である。具体的な条件としては、原料ガスに水素で1~10 vol%程度に希釈された一酸化炭素ガスを用いた。p型化する際には、原料ガスにジボランガスを添加した。反応温度及び圧力はそれぞれ $800 \sim 900^\circ \text{C}$ 、及び $25 \sim 40 \text{ Torr}$ である。形成された絶縁性及びp型のダイヤモンド層の膜厚は、それぞれ $2 \mu \text{ m}$ 及び $0.5 \mu \text{ m}$ であった。またp型膜の膜中には、二次イオン質量分析によって $1 \times 10^{18}$  個/ $\text{cm}^3$ のホウ素原子が含まれていることが確認され、その抵抗率は $1 \times 10^4 \Omega \cdot \text{cm}$ 以下であった。また気相合成によって得られたp型ダイヤモンド層の最表面には水素が結合しており、紫外光照射でp型ダイヤモンド表面の電子親和力状態を評価した結果、負の電子親和力状態であることがわかった。

【0054】そこでSi基板の一部を硝酸系のエッチング液で除去して穴をあけ、基板と接していた面すなわち、絶縁性ダイヤモンド層の上にアルミニウム(Al)の電極を真空蒸着で形成した。さらにp型のダイヤモンド層上の一部に金/チタン(Au/Ti)の電極を電子線蒸着で形成した。その結果、図1に示したような2つの電極層で絶縁性(電子供給層)及びp型のダイヤモンド層を挟んだ構造が作製された。

【0055】以上のような方法で作製した電子放出素子を $10^{-9}$  Torr程度の真空中に設置し、Al電極側に正の電圧を100V程度まで印加した結果、p型のダイヤモンド層表面より電子が放出されていることが確認された。またその放出電流の割合(放出効率)は0.1~10%程度であり、従来よりも効率的に電子が放出されていることを確認することができた。

【0056】他の形成条件でp型のダイヤモンド層を形成した場合や基板素材を変えた場合、電極の種類をAlからタンゲステン(W)に変えた場合などにおいても、同

様の結果が得られた。

## 【0057】

【第2の実施例】第1の実施例と同様に、 $2 \times 2 \times 0.5 \text{ mm}$ のSi基板上にマイクロ波プラズマCVD法によってダイヤモンド層を形成した。本実施例においては、絶縁性のダイヤモンド層のみを形成した。具体的な形成条件は、第1の実施例と同じである。一般的にマイクロ波プラズマCVD法で形成されたダイヤモンド膜は、その表面に水素原子が結合したことに起因すると考えられる表面導電層が存在しており、その表面導電層はp型として働くことが知られている。それ故に、表面導電層を有する絶縁性のダイヤモンド層は、第1の実施例のようなp型のダイヤモンド層を絶縁性ダイヤモンド層(電子供給層)の上に積層した場合と同様の構造と考えることができる。そこでこの表面導電層を有する絶縁性のダイヤモンド層の表面を評価した結果、最表面には水素が結合しており、かつ負の電子親和力状態であることがわかった。そこでSi基板の一部を硝酸系のエッチング液で除去して穴をあけ、基板と接していた面にAlの電極を、表面伝導層上の一部にAu/Tiの電極を形成した。その結果、図1に示したような2つの電極層でダイヤモンド層を挟んだ構造が作製された。

【0058】以上のような方法で作製した電子放出素子を $10^{-9}$  Torr程度の真空中に設置し、Al電極側に正の電圧を100V程度まで印加した結果、ダイヤモンドの表面導電層より電子が放出されていることが確認された。またその放出電流の割合(放出効率)は0.1~10%程度であり、従来よりも効率的に電子が放出されていることを確認することができた。

【0059】他の形成条件で絶縁性のダイヤモンド層を形成した場合や基板素材を変えた場合、電極の種類をAlからWに変えた場合などにおいても、同様の結果が得られた。

## 【0060】

【第3の実施例】第2の実施例と同様に、Si基板上にマイクロ波プラズマCVD法によって表面導電層を有する絶縁性のダイヤモンド層を形成し、基板と接していた面側にAlの電極を形成した後、絶縁性のダイヤモンド層の表面上(表面伝導層上)の一部に絶縁性の厚さ $0.1 \mu \text{ m}$ の二酸化シリコン層( $\text{SiO}_2$ )を形成した。 $\text{SiO}_2$ 膜の形成は、石英円盤をターゲットとしたrfスパッタ法で形成した。さらにその $\text{SiO}_2$ 層の上にAl電極を形成した。その結果、図2に示したような2つの電極層で電子供給層とダイヤモンド層と絶縁体層とを挟んだ構造が作製された。

【0061】以上のような方法で作製した電子放出素子を $10^{-9}$  Torr程度の真空中に設置し、基板面側のAl電極に正の電圧を100V程度まで印加した結果、ダイヤモンドの表面導電層より電子が放出されていることが確認され、と共に、表面側のAl電極にはほとんど電流が流れないことが確認された。他の形成条件で絶縁性のダイヤモンド



層を形成した場合や基板素材を変えた場合、電極材料の種類を変えた場合などにおいても、同様の結果が得られた。

#### 【0062】

【第4の実施例】図7は、ダイヤモンド層を用いたMIS構造型の電子放出素子の一実施例の基本的な構造を示す図である。図7に示すように、本電子放出素子は主な構成部分として、電極層（ショットキー電極）71と、電子供給層としてのi型のダイヤモンドなどの絶縁体層72と、p型のダイヤモンド層73と、基材（導電性）74と、素子に電界を印加するための電極層75とを有している。この素子の電極層71、75間に順方向バイアスを印加することにより、電極層71より注入された電子は、電子供給層（絶縁体層）72、p型のダイヤモンド層73を介して基材74、電極層75に達し、MIS構造ダイオード電流となる。その電子流のうちp型ダイヤモンド層73の表面近傍を流れるものは、拡散等によって外部に放出される。この構造は面による放出素子であるため、面電流密度を大きくすることが可能である。

【0063】図8A～図8Fは、図7に示したMIS構造型の電子放出素子の一実施例を作製するために用いたプロセスの概略を示したものである。

【0064】まず図8Aに示すように基材74を準備した。基材材料としては導電性であればよく、特に限定されるものではないが、後工程を考慮するとSiやモリブデン（Mo）などの金属が一般的である。本実施例においては低抵抗のSi基板を用いた。

【0065】次に図8Bに示すように基材74上に電子供給層72として絶縁体膜を形成した。この電子供給層（絶縁体層）72の材質に関しても特に限定されるものではないが、気相合成によって形成された不純物を添加しない絶縁性のi型のダイヤモンドを用いるのが最適である。本実施例においても主に電子供給層（絶縁体層）72として、i型のダイヤモンド層を上記のマイクロ波プラズマCVD法で形成した。

【0066】続いて図8Cに示すように基材74の裏面の一部76をエッチング除去した。エッチングの方法は、特に限定されるものではなく、基材74の材質等によって適宜選択される。例えば基材74がSiの場合はフッ硝酸によるウェットエッチングの手法を用いることができる。

【0067】さらに図8Dのエッチング面77に示すように、電子供給層（絶縁体層：i型のダイヤモンド層）72を裏面側よりエッチングすることによってi型のダイヤモンド層の厚さを5 $\mu$ mよりも薄くした。ダイヤモンド層のエッチングは、酸素ガスを用いたECRイオンエッチングまたは反応性イオンエッチング（RIE）により行なった。ECRイオンエッチングの条件としては、ガス圧力：0.01Torr、バイアス電圧：-30V、バイアス電流：2mA/cm<sup>2</sup>、マイクロ波出力：650W、基板温度：280℃である。

【0068】その後、図8Eに示すように電子供給層（絶縁体層）72のエッチング面77にp型のダイヤモンド層73を形成した。このp型のダイヤモンド層の形成方法は、ホウ素などのp型不純物を添加した原料ガスを用いた気相合成法によって新たに堆積してもよいし、第2の実施例に記載したように、絶縁体層としてi型のダイヤモンドを用いている場合、そのエッチング面に水素プラズマ等を照射してその表面を水素終端した表面導電層をp型ダイヤモンド層として形成しても良い。

【0069】最後に図8Fに示すように、電極層71、75をそれぞれ電子供給層（絶縁体層）72並びに基材74上に形成した。これらの電極材料としては、一般的にアルミニウム（Al）、タングステン（W）または金/チタン（Au/Ti）などから適宜選択される。

【0070】以上のような方法で作製した電子放出素子に電圧を印加して電流-電圧特性を評価した結果、整流性が得られ、MIS型ダイオードとして動作していることが確認された。さらに本電子放出素子を10<sup>-8</sup>Torr程度の真空中に設置し、順方向バイアスを印加してその電子放出特性を測定した結果、素子に流れるダイオード電流に対する放出電流の割合（放出効率）は0.1～10%程度であり、従来よりも効率的に電子が放出されていることを確認することができた。

【0071】また本実施例においては、電子供給層（絶縁体層：i型のダイヤモンド層）72を裏面側よりエッチングすることによって薄くしたが、表面側よりエッチングして薄くした後、エッチング面を水素化して表面導電層を形成することによって同様の構造を形成した場合においても、従来よりも効率的に電子が放出されていることを確認することができた。

【0072】また予めCVDダイヤモンド膜の核形成密度を高めて、膜厚の薄い連続膜を形成（膜厚：0.5 $\mu$ m以下）し、エッチングせずに電極を形成して素子を作製した場合においても、従来よりも効率的に電子が放出されていることを確認することができた。

【0073】また他の形成条件でダイヤモンド層を形成した場合や基板素材を変えた場合、電極材料の種類を変えた場合などにおいても、同様の結果が得られた。

#### 【0074】（参考例1）

図9はダイヤモンド層を用いたpn接合型の電子放出素子の参考例の構造である。図9に示すように、本電子放出素子は主な構成部分として、基材91と、電極層92と、電子供給層としてのn型のダイヤモンドなどのn型の半導体層93と、p型のダイヤモンド層94と、電極層95とを有している。この素子の電極層92、95間に順方向バイアスを印加することにより、電子供給層（n型の半導体層）93より電子はp型のダイヤモンド層94に注入され、pn接合ダイオード電流となる。その電子流のうちp型のダイヤモンド層表面に達したものの一部は負の電子親和力状態に起因して外部に放出される。この構造においても



面による放出素子であるため、面電流密度を大きくすることが可能である。

【0075】図10A—図10Fは、図9に示した前記pn接合型の電子放出素子の参考例を作製するために用いたプロセスの概略を示したものである。まず基材91を準備した。基材材料としては特に限定されるものではないが、後工程を考慮するとSiが一般的である。本実施例においては高抵抗のSi基板を用いた。

【0076】次に図10Bに示すように、基材91上に電子供給層93としてn型の半導体層を形成した。このn型の半導体層の材質は特に限定されるものではないが、リン(P)または窒素(N)をドーブしたn型のダイヤモンドまたはn型のシリコンカーバイドを用いるのが一般的であり、中でも気相合成法で形成されるn型のダイヤモンドの場合は同様の手法でp型のダイヤモンド層94を容易に形成できるため最適である。故に本参考例においては、電子供給層(n型の半導体層)93としてn型のダイヤモンドを用いた。n型のダイヤモンド層の形成方法としては、上記と同様であるが、Pのドーパントとして原料ガスにホスホン酸トリメチルを添加した。リンの添加量は $1 \times 10^{18}$  個/cm<sup>3</sup>で、膜厚は3  $\mu$ m程度であった。

【0077】さらに図10Cに示すように、その上に続けてマイクロ波プラズマCVD法によりp型のダイヤモンド層94を1  $\mu$ m型成した。p型のダイヤモンド層の形成方法としては、上記と同様である。

【0078】続いて図10Dに示すように、基材91の裏面の一部96をエッチング除去した。エッチングの方法は、特に限定されるものではなく、基材91の材質等によって適宜選択される。本参考例のような基材91がSiの場合はフッ硝酸によるウェットエッチングの手法を用いることができる。

【0079】次に図10Eに示すように、前記基材91の裏面のエッチング部96の一部(p型ダイヤモンド層94の表面側の面)にオーミック性の電極層92を形成した。電極材料としては、Au/Tiの二層電極を用いた。

【0080】最後に図10Fに示すように、電子供給層(n型の半導体層:n型ダイヤモンド層)93の基材側の面並びにp型ダイヤモンド層94の表面側の面にオーミック性の電極層95を形成した。電極材料としては、同様にAu/Tiの二層電極を用いた。

【0081】以上のような方法で作製した電子放出素子に電圧を印加して電流—電圧特性を評価した結果、整流性が得られ、pn接合ダイオードとして動作していることが確認された。さらに本電子放出素子を $10^{-9}$  Torr程度の真空中に設置し、100V程度まで順方向バイアスを印加してその電子放出特性を測定した結果、素子に流れるダイオード電流に対する放出電流の割合(放出効率)は0.1~10%程度であり、従来よりも効率的に電子が放出されていることを確認することができた。

【0082】CVD法によるn型のダイヤモンド層の形

成以外にも、iまたはp型のダイヤモンドにPまたはNをイオン注入した場合にも上記と同様にn型のダイヤモンド層(電子供給層)として機能することを確認した。

【0083】また他の形成条件でダイヤモンド層を形成した場合や基板素材を変えた場合、電極材料の種類を変えた場合などにおいても、同様の結果が得られた。

【0084】

【第5の実施例】参考例1に記載したようなpn接合型の素子構造において、pn層間にi型のダイヤモンドなどの絶縁体層を挿入したpin型の素子を形成した。作製手順はp型のダイヤモンド層を形成する前にi型のダイヤモンド層(膜厚:1  $\mu$ m程度)を形成する以外は、上記参考例1と同様である。

【0085】以上のような方法で作製した電子放出素子に電圧を印加して電流—電圧特性を評価した結果、pin接合ダイオードとして動作していることが確認された。さらに本電子放出素子を $10^{-9}$  Torr程度の真空中に設置し、順方向バイアスを印加してその電子放出特性を測定した結果、素子に流れるダイオード電流に対する放出電流の割合(放出効率)は0.1~10%程度であり、従来よりも効率的に電子が放出されていることを確認することができた。

【0086】またi層として他の材料、例えば二酸化シリコン膜を用いた場合などにおいても、同様の結果が得られた。

【0087】(参考例2)

ダイヤモンド層の表面構造制御の方法として、ダイヤモンドの所定の領域に波長が200nm以下の真空紫外光の照射を行なった。まず表面に酸素が結合したダイヤモンド層を準備した。このダイヤモンド層の電子親和力状態を評価した結果、正の電子親和力状態であることがわかった。そこで $10^{-7}$  Torr程度の真空雰囲気中あるいは水素雰囲気中で正の電子親和力を有するダイヤモンド層の一部に波長が200nm以下の真空紫外光を照射した。その際の真空紫外光の照射量としては照射レート等に依存するため特に限定はされないが、本参考例では1秒当たり $10^{11}$  個のフォトンに15分間照射した。その結果、真空紫外光が照射された領域の最表面炭素と酸素との結合が切れ、水素との結合に変わっていることが確認された。すなわち、ダイヤモンド層表面の結合状態を変えることによって電子親和力の状態が正から負に変わっていることがわかった。このプロセスを用いることによって、エミッターとなる電子放出領域を制御することが可能であることが確認された。

【0088】(参考例3)

ダイヤモンド層の表面構造制御の方法として、ダイヤモンド層の所定の領域を水素ガスを放電分解して得られるプラズマに晒した。まず表面に酸素が結合したダイヤモンド層を準備した。このダイヤモンド層は、上記のように正の電子親和力状態である。そこで水素ガスのECR

放電プラズマに正の電子親和力を有するダイヤモンド層の一部を晒した。その際の水素プラズマ照射時間としては20秒間である。その結果、水素プラズマに晒された領域の最表面炭素は、水素との結合に変わっていることが確認された。すなわち、ダイヤモンド層表面の結合状態を変えることによって電子親和力の状態が正から負に変わっていることがわかった。このプロセスを用いることによって、エミッターとなる電子放出領域を制御することが可能であることが確認された。

【0089】また水素ガスのECR放電プラズマに晒す時間を変えた場合や水素ガスをアルゴンや窒素で10%程度に希釈した場合、他の方法で形成した水素プラズマに晒した場合などにおいても、同様の結果が得られた。

#### 【0090】(参考例4)

ダイヤモンド層の表面構造制御の方法として、加熱したダイヤモンド層を水素ガス中に晒した。まず表面に酸素が結合したダイヤモンド層を準備した。このダイヤモンド層は、上記のように正の電子親和力状態である。そこで水素ガスを流した円筒形の容器内に正の電子親和力を有するダイヤモンド層を設置し、600℃まで加熱した。その際の処理時間としては10分間である。その結果、水素雰囲気中で加熱されたダイヤモンド層の最表面炭素は、水素との結合に変わっていることが確認された。すなわち、ダイヤモンド層表面の結合状態を変えることによって電子親和力の状態が正から負に変わっていることがわかった。このプロセスを用いることによって、エミッターとなる電子放出領域を制御することが可能であることが確認された。

【0091】また容器に流す水素ガスをアルゴンや窒素で10%程度に希釈した場合や加熱温度を400~900℃の範囲で変化された場合などにおいても同様の結果が得られた。

#### 【0092】(参考例5)

ダイヤモンド層の表面構造制御の方法として、ダイヤモンド層の所定の領域を酸素ガスを放電分解して得られるプラズマに晒した。まず表面に水素が結合したダイヤモンド層を準備した。このダイヤモンド層の電子親和力状態を評価した結果、上記のように負の電子親和力状態であることがわかった。そこで酸素ガスのECR放電プラズマに負の電子親和力を有するダイヤモンド層の一部を晒した。その際の酸素プラズマ照射時間としては20秒間である。その結果、酸素プラズマに晒された領域の最表面炭素は、酸素との結合に変わっていることが確認された。すなわち、ダイヤモンド層表面の結合状態を変えることによって電子親和力の状態が負から正に変わっていることがわかった。このプロセスを用いることによって、エミッターとなる電子放出領域を制御することが可能であることが確認された。

【0093】また酸素ガスのECR放電プラズマに晒す時間を変えた場合や酸素ガスをアルゴンや窒素で10%程

度に希釈した場合、他の方法で形成した酸素プラズマに晒した場合などにおいても、同様の結果が得られた。

#### 【0094】(参考例6)

ダイヤモンド層の表面構造制御の方法として、加熱したダイヤモンド層を酸素ガス中に晒した。まず表面に水素が結合したダイヤモンド層を準備した。このダイヤモンド層は、上記のように負の電子親和力状態である。そこで酸素ガスを流した円筒形の容器内に負の電子親和力を有するダイヤモンド層を設置し、600℃まで加熱した。その際の処理時間としては10分間である。その結果、酸素雰囲気中で加熱されたダイヤモンド層の最表面炭素は、酸素との結合に変わっていることが確認された。すなわち、ダイヤモンド層表面の結合状態を変えることによって電子親和力の状態が負から正に変わっていることがわかった。このプロセスを用いることによって、エミッターとなる電子放出領域を制御することが可能であることが確認された。

【0095】また容器に流す酸素ガスをアルゴンや窒素で10%程度に希釈した場合や加熱温度を400~650℃の範囲で変化された場合などにおいても同様の結果が得られた。

#### 【0096】

【発明の効果】以上のように本発明の電子放出素子によれば、ダイヤモンド層を用いて形成される電子放出素子であって、電極層と少なくとも絶縁体層を含んだ電子供給層とダイヤモンド層を有する積層構造を含み、電子供給層に電界を印加することにより、ダイヤモンドの伝導帯に効率的に電子を供給し、低電圧、低温で容易に外部に電子を取り出すことが可能となる。

#### 【図面の簡単な説明】

【図1】 本発明の電極層と電子供給層とダイヤモンド層とを含む積層構造からなる電子放出素子の一実施形態を示す図である。

【図2】 本発明の電極層と電子供給層とダイヤモンド層と絶縁体層とを含む積層構造からなる電子放出素子の一実施形態を示す図である。

【図3】 本発明のダイヤモンド層を用いたMIS型電子放出素子の一実施形態を示す図である。

【図4】 A、Bは、本発明のダイヤモンド層を用いたMIS型電子放出素子のエネルギーバンドを示す模式図である。

【図5】 ダイヤモンド層を用いたpn接合型電子放出素子の参考例を示す図である。

【図6】 A、Bは、参考例のダイヤモンド層を用いたpn接合型電子放出素子のエネルギーバンドを示す模式図である。

【図7】 本発明のダイヤモンド層を用いたMIS型電子放出素子の一実施例を示す断面図である。

【図8】 A~8Fは、本発明のダイヤモンド層を用いたMIS型電子放出素子の一実施例を形成するためのプ

ロセスを示す図である。

【図9】 ダイヤモンド層を用いたpn接合型電子放出素子の参考例を示す断面図である。

【図10】 A～Fは、ダイヤモンド層を用いたpn接合型電子放出素子の参考例のプロセスを示す図である。

【符号の説明】

11a,11b,11c,21a,21b,21c,35,52,55,75,92,95 電極層  
12,22 電子供給層  
13,23 ダイヤモンド層  
14,24 ダイヤモンド層の表面  
15,26 放出電子

25 絶縁体層  
31,51,91 基材  
32,71 電極層（ショットキー電極）  
33 絶縁体層（電子供給層）  
34,54,73,94 p型のダイヤモンド層  
53 n型のダイヤモンド層  
72 電子供給層絶縁体層（i型のダイヤモンド層）  
74 基材（導電性）  
93 電子供給層n型の半導体層（n型のダイヤモンド層）